

a 軸配向多結晶 ZnO を用いた ZnO-TFT の作製

Preparations of ZnO-TFT using a-axis oriented poly-ZnO

仙台高専 ○大島 直到, 羽賀 浩一, 瀧澤 義浩

Sendai National College of Tech., ○Naoto Oshima, Koichi Haga, Yoshihiro Takizawa

E-mail: a1202007@sendai-nct.jp

【はじめに】酸化亜鉛 (ZnO) は、可視光で透明な 3.37eV のバンドギャップを有し、透明導電膜、薄膜トランジスタ (TFT) 等への応用が進められている。近年、TFT 駆動液晶パネルは低電力化と高画素化を同時に満たす大幅な特性向上が求められている。多元系酸化物半導体である IGZO-TFT を用いた液晶パネルは上記条件を満たし、すでに製品化されていることは記憶に新しい。しかし、IGZO は In や Ga などを多用しており、ベースメタルのみで動作する低環境負荷の ZnO-TFT への期待も否定できない。

基板と平行に伝導キャリアが移動する多結晶 ZnO-TFT は、活性層の結晶粒界の存在が TFT 特性劣化の原因となる。c 軸が優先配向となる ZnO 薄膜に対し、a 軸配向 ZnO 薄膜は結晶粒界が少なく無極性であることから、ZnO-TFT の特性向上が期待される。a 軸配向 ZnO 薄膜は、RF マグネトロンスパッタリング (RF-MG-SP) で ZnO 薄膜を堆積する際に、基板に負の直流バイアスを印加する事により実現できる[1]。

今回は Si(p-type)/SiO₂/MgO/ZnO(SP)/ZnO(CVD)構造で a 軸配向 ZnO-TFT を作製し、TFT 動作を確認したのでそれらの結果について報告する。

【実験方法】a 軸配向 ZnO-TFT は熱酸化膜を p 型 Si 基板上に形成し、Si 基板をゲート電極としたボトムゲート構造とした。a 軸配向 ZnO 薄膜は、DC バイアス電極の Mg 金属を真空蒸着法で基板上に 20nm 程度堆積し、-85V の DC バイアスを印加しながら RF-MG-SP で堆積した。RF-MG-SP の堆積条件は、基板温度 RT、RF 電力 50W、堆積圧力 1.0Pa、膜厚 40~130nm とした。ZnO 薄膜堆積後に、O₃、O₂、N₂ ガスを混合した雰囲気中で加熱処理を行い、Mg 電極を絶縁酸化膜の MgO へ変化させた。MO-CVD による積層条件は、基板温度 535°C、真空度 1×10⁴Pa とし、Zn 原料には構造と組成が制御されたファイバ状アセチルアセトナート亜鉛有機錯体 (Zn(C₅H₇O₂)₂ · xH₂O)、O 原料には O₃(100cc/min) と O₂(200cc/min) の混合ガスを用いた[2]。フォトリソプロセスではレーザ直接描画法で TFT 素子のパターンを形成した。図 1 は TFT 素子の外観写真で、15mm×15mm の基板上にゲート幅とゲート長が異なる 20 個の TFT 素子が形成されている。

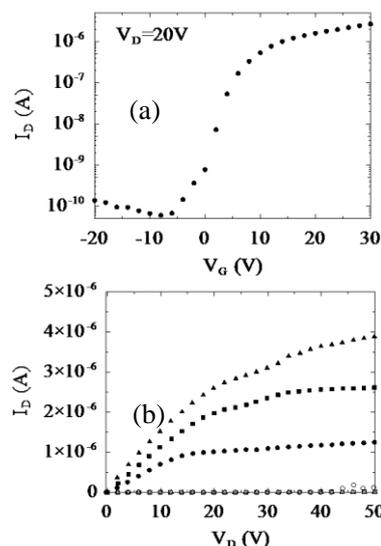
【結果】図 2 は RF-MG-SP による ZnO 薄膜を 100nm、MO-CVD による ZnO 積層膜を 25nm とし、a 軸配向多結晶 ZnO-TFT の W/L 比を 33.3 とした試料の電気特性である。(a)が V_G-I_D 特性、(b)が V_D-I_D 特性である。図 2(a)では V_G=-8V の時にピンチオフとなるデプレッション型の TFT 特性を示す。V_G=30V で I_D=3.9×10⁻⁶A となり、on/off 比は 5 桁であった。図 2(b)の V_D-I_D 特性では、V_G に対応して I_D が上昇しており、V_D が 20V 以上で飽和する傾向を示すことから、TFT として動作していることが確認できた。

[1] K. Haga et al., International Conference of Phenomena in Ionized Gases, Nagoya Japan 17-22 (2001).

[2] K. Haga et al., Journal of Physics: Conference Series, 417, 012059 (2013).



図 1. ZnO-TFT の外観写真



(○) V_G = -20V, (□) V_G = -10V, (△) V_G = 0V,
 (●) V_G = 10V, (■) V_G = 20V, (▲) V_G = 30V

図 2. ZnO-TFT の電気特性