19a-E11-6

n 型ドープ引っ張り歪み GOI の作製と発光特性の評価

Photoluminescence from highly n-doped, tensile-strained Ge-on-Insulator

西田 圭佑、徐 学俊*、高林 昂紀、吉田 圭佑、澤野 憲太郎、白木 靖寛、丸泉 琢也

Keisuke Nishida, Xuejun Xu, Koki Takabayashi, Keisuke Yoshida, Kentarou Sawano, Yasuhiro Shiraki, Takuya Maruizumi

東京都市大学 総合研究所 シリコンナノ科学研究センター、158-0082 東京都世田谷区等々力 8-15-1

*Email : xxu@tcu.ac.jp

1. はじめに

チップ内光集積回路(OEIC)の実現に向け、Si プラットフォーム上の発光デバイスとして Ge が注目されている。Ge は、引っ張り歪みの導入、及び n 型ドーピングにより発光効率の向上が報告されている。

本研究では、貼り合わせ法を用い n 型ドープ引っ張り歪み Ge-on-Insulator (GOI)を作製し、室温下での Photoluminescence (PL)特性評価を行ったので報告する。

2. 実験方法

固体ソース MBE により、Si(100)基板上に 2 段階成長法を用い Ge-on-Si (GOS)を作製した。初めに、350 ℃で 40 nm、次に 600 ℃で 1 μm 成長し、800 ℃で 30 分間真空アニールを行った。室温への降温時に、Si と Ge の熱膨張係数の差により Ge 層には引っ張り歪みが導入される。GOI は直接張り合わせ法を用い作製した。初めに良好な張り合わせのために CMP によって Ge 表面を平坦化した[1]。平坦後、熱酸化によって作製した SiO_2/Si 基板への貼り合わせと、KOH を用いた選択エッチング、最終 CMP により GOI 構造を作製した(図 1)。その後、Spin-on-dopant (SOD)による P（リン）ドーピングを行った。P を内部拡散、および活性化のため 800 ℃で 30 秒間急速加熱を行った。

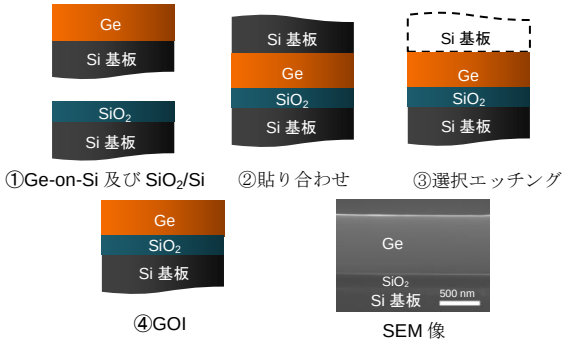

図 1 GOI 作製プロセスと GOI の SEM 像

3. 結果及び考察

作製した GOI のラマンスペクトルを図 2 に示す。GOI 層には 0.16%の引っ張り歪みが導入されていることが確認できた。

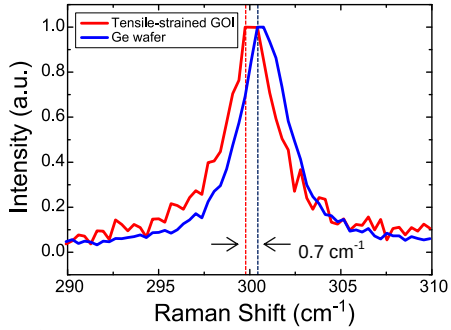

図 2 歪み GOI のラマンスペクトル

図 3 に、Ge 基板、歪み GOS、歪み GOI、n 型ドープ歪み GOI の室温での PL スペクトルを示す。1.4~1.65 μm の範囲で直接遷移が寄与する発光が確認できる。歪み GOI と歪み GOS を比較すると、発光強度が 4 倍程度増加しており、GOI 構造にすることで光閉じ込め効果が増大したことによると考えられる。さらに、n 型ドープ歪み GOI にすることで発光強度が 10 倍以上増大していることが観測できた。

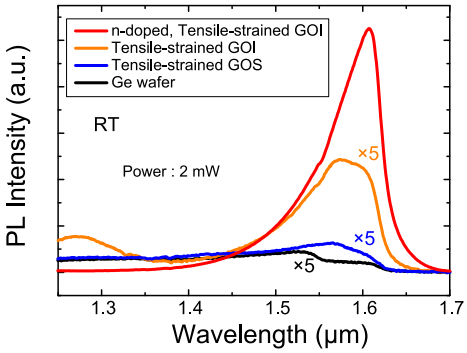

図 3 n 型ドープ歪み GOI、ノンドープ GOI、ノンドープ歪み GOS の PL スペクトル

本結果より、引っ張り歪み GOI 構造、及び n 型ドープを組み合わせることによって、Si 上に高い発光強度を持つ、発光デバイスの実現が期待できる。

本研究の一部は、文部科学省私立大学戦略的研究基盤形成支援事業、科学研究費補助金、総務省 SCOPE プロジェクトの支援を受けて行われた。

4. 参考文献

[1] Y. Hoshi, K. Sawano, K. Hamaya, M. Miyao, Y. Shiraki, Appl. Phys. Express, 5 (1) (2012), p. 5701

© 2014 年　応用物理学会