19a-E3-3

表面処理と転写印刷を用いた可溶性高分子パターン化・積層化技術による有機トランジスタの作製

Selective patterning and multilayer deposition of soluble polymer films by surface-treatment and transfer printing techniques for fabricating the organic FETs

信州大工　　○金森 暉、伊東 栄次

Shinshu Univ.　　○Akira Kanamori and Eiji Itoh

E-mail : eitoh@shinshu-u.ac.jp

【はじめに】 近年の有機材料の研究、開発の進歩により、アモルファス Si 並みの電界効果移動度を持つ有機材料が出現し、実用的な有機電界効果トランジスタ(OFET)の作製が可能となった。これにより、有機 EL ディスプレイ、電子ペーパー、RF-ID タグなどの駆動用回路への応用が期待されている。これらのフレキシブルエレクトロニクスへの応用には、プラスチック基板を意識した低温プロセスと塗布膜のパターン化、積層による低コストな素子作製技術の確立が重要となる。[1],[2] 塗布で 200℃以下で作製可能な代表的な高分子ゲート絶縁体材料には、poly(methyl-methacrylate) (PMMA)や poly(4-vinylphenol) (PVP)などがある。PMMA は可溶性が高く、キュアが不要であるが、耐熱性が低く、加熱処理や積層プロセス時に制約がある。PVP は極性溶媒に可溶で架橋剤を添加し、200℃以下の加熱処理により不溶化するので積層化し易い。また、印刷ベースの素子作製には、トランジスタの素子構造を μm サイズにパターン化する必要がある。従来の高分子のパターン化法に、フォトリソグラフィや酸素プラズマによるエッチング、インクジェット法や有版印刷などがあるが、プロセスの複雑化や薬品等による下地層へのダメージの問題がある。今回、我々は超低表面エネルギーのフッ素化単分子膜 (FSAM) (DS-5210TH, HARVES Co., Ltd.)を選択的に塗布することで、基板表面の塗れ性を制御した。表面の塗れ性制御により選択的に可溶性有機高分子材料をパターン化、溶剤フリーとしてパターン転写すれば、エッチング剤の必要がなく基板や下地へのダメージを低減でき、かつ簡便である。またパターン化したゲート絶縁層と Poly(3-hexylthophene) (P3HT)を積層して、OFET を試作し、その電気特性を評価・検討した。

【実験方法】 ガラス基板上に選択的にフッ素化単分子膜を形成し、その上からメタルマスクをかぶせプラズマ処理をした。次いで Cross-linked PVP (CLPVP)を表面エネルギーの違いを利用して塗り分けた後、レーザー顕微鏡により膜の様子を観察した。ボトムゲート型 OFET の作製においては、ガラス基板上の ITO をエッチングしゲート電極とし、その上にフッ素化単分子膜を選択的に塗布し、CLPVP を塗布後 150℃の加熱処理により架橋した。半導体層は、ソフトリソグラフィを用いて積層した。厚さ 0.5mm のブランケット上に溶媒をジクロロベンゼンとした P3HT を塗布後、抜き版によりパターン化し、残った膜を基板上に転写した。最後にチャネル長 40μm、チャネル幅 2mm になるようマスクを通して Au をソース・ドレイン電極として蒸着した。FET 特性は真空中、30℃で測定した。

Fig1. Metal mask (above)、Patterned insulator (below)

【結果と考察】 図 1(上図)のようなマスクを用いてフッ素化単分子膜のパターンを作製し CLPVP を塗布したところ、図 1(下図)のような CLPVP のパターンが得られた。1 回の塗布では若干のピンホールが確認されたが、二度塗りすることで、ピンホールのない良質な膜が得られた。パターン化した CLPVP をゲート絶縁層とした OFET の Transfer 特性を図 2 に示す。電界効果移動度が 1.15×10^{-2}cm^2/Vs、しきい値が-1V、オン/オフ比が 2.4×10^5、S 値が 5.5V/dec となった。パターン化時に大気暴露したため、抜き版や転写において、温度条件によっては、酸素ドープがおこり電気特性に影響を及ぼした。真空中で脱ドープすることで ON/OFF 比が改善したが、パターン化の際の温度が高いと酸素ドープの影響が強く残った。現在パターン化の条件や成膜法などの改善を行っている。また、可溶性が高い PMMA と P3HT を積層した場合についても検討している。詳細は当日報告する。

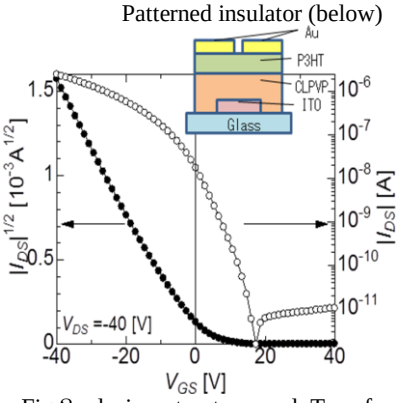

Fig 2 . device structure and Transfer properties

【謝辞】本研究の一部は JST の FS ステージ(探索タイプ)「カーボンナノチューブ/ナノメタル複合体配線の実用化にむけた要素技術開発」(課題番号 AS242Z02102J)により行われた。

【参考文献】

1) E. Itoh, and R. Kanai: Jpn. J. Appl. Phys. **52** (2013) 05DB13.
2) R. Kanai, E. Itoh: Thin Solid Films (2014) in press.

© 2014 年　応用物理学会