

平坦な入出力特性を持つ超伝導しきい値素子の設計と試作

Implementation of Superconducting Threshold Gate with Flat Output Characteristics

東北大電通研 ○小野美 武, 中島 康治

Research Inst. Electrical Communication, Tohoku Univ., °Takeshi Onomi, Koji Nakajima

E-mail: onomi@riec.tohoku.ac.jp

【はじめに】近年我々はホップフィールド型のニューラルネットワークを、結合 SQUID デバイスによるニューロン回路[1]により構成し、数値シミュレーションによって組み合わせ最適化問題を解くことが可能であることを示してきた[2]。理想的なニューロンの入出力関数を実現するため、2つの結合 SQUID 素子をカスケード接続した回路により、平坦な入出力特性をもつ閾値素子が実現できることを報告したが、レイアウトの不完全性に起因したパラメータずれにより、理想的な特性が得られなかった[3]。本発表では、パラメータの寄生成分の考慮などのレイアウト最適化を行い、出力が平坦なしきい値特性を有する理想的な素子が得られたので報告する。

【回路設計】図 1 に設計した回路を示す。回路は 2 段の結合 SQUID により構成され、初段は従来と同じ回路パラメータを持つ。一方、2 段目は平坦な出力特性を得るために、1 結合 SQUID の LI_c 積を大きくした構成である。 LI_c 積を大きくすることで、2 段目の結合 SQUID 単独ではヒステリシスを伴う入出力特性を示すが、初段の出力がステップ的であり、2 段目の出力はヒステリシス領域を通過した領域で出力電圧を発生する。結果として図 2 の数値解析結果に示すような、平坦な出力特性を持つしきい値特性が得られる。レイアウト設計では、接合近傍の寄生インダクタンスの考慮や、実測のインダクタンス評価回路による詳細なパラメータ抽出からのデータを考慮し、再設計を実施した。

【試作と測定】回路上での動作を確認するため、ISTEC 2.5kA/cm² 標準プロセス(STP2)により回路を試作し、測定を行った。図 3 は試作した回路の入出力特性である。上下の輝線は 2 段目と 1 段目の出力電圧を示している。1 段目の出力特性は通常の結合 SQUID デバイスと同様の出力特性を示し、しきい値の近傍でラウンド的な特性が見られるが、2 段目の出力特性は入力が増加しても出力レベルが一定な、理想的な特性が得られている。

【まとめ】平坦な入出力特性を有する超伝導しきい値素子の設計、試作を行った。レイアウトの最適化を行った回路を試作し、平坦な出力特性を持つ理想的なしきい値特性が得られた。

謝辞 本研究に使用された回路は、(独)産業技術総合研究所(AIST)の超伝導クリーンルーム(CRAVITY)において、AIST-STP2 プロセスを用いて作製された。

本研究は、科研費(24500271)の助成により行われた。

参考文献 [1] Y. Mizugaki, et al., *IEEE Trans. Appl. Superconduct.*, vol. 4, no. 1, pp. 1–8, 1994. [2] T. Onomi, et al., *IEEE Trans. Appl. Superconduct.*, vol. 21, no. 3, pp. 701–704, 2011. [3] 小野美武、他、第 60 回応用物理学会春季学術講演会、28a-PB1-27, 2013

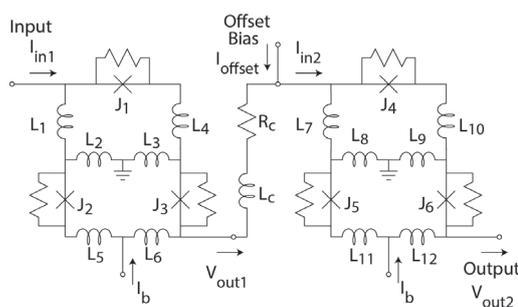


図 1. 2 段の結合 SQUID 素子によるニューロン回路

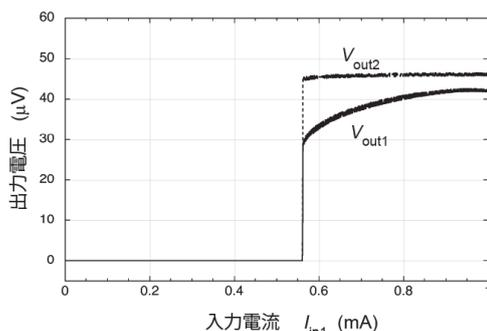


図 2. 数値解析による入出力特性

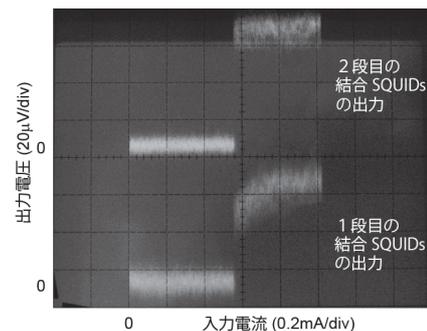


図 3. 測定結果