

全工程でミニマル装置を用いた MOSFET 作製プロセス

Process Integration of MOSFETs Fabricated by Full MINIMAL Equipment

ミニマルファブ技術研究組合¹, 産総研²

○居村 史人¹, 古賀 和博¹, 浅野 均¹, クンプアン ソマワン^{1,2}, 原 史朗^{1,2}

MINIMAL¹ and AIST²

○Fumito Imura¹, Kazuhiro Koga¹, Hitoshi Asano¹, Sommawan Khumpuang^{1,2} and Shiro Hara^{1,2}

E-mail: fumito.imura@minimalfab.com

【はじめに】 半導体工場の巨大設備投資を回避し、顧客が求める電子デバイスを必要なときに必要なだけ提供するデバイス生産システム（ミニマルファブ構想）の実現に向けて、我々は、クリーンルームを不要とする局所クリーン化ウェハ搬送システム、φ12.5mm の超小口径ウェハ、それに 30cm 幅のミニマル装置群の開発を行ってきた。現時点で、前工程プロセスに必要なミニマル装置はほぼプロトタイプが開発されており、**ミニマルファブは本当にデバイスができるシステムである**ことを実証することが、克服すべき大きな課題となってきた。イオン注入装置と CVD 装置は開発途上にあるため、現時点で電子デバイスを作成するには、これらを用いないプロセスの開発が求められる。我々はイオン注入と CVD を用いず、ミニマル装置だけを用いたプロセスを開発したので、報告する。

【作製プロセス設計】 一般的に poly-Si ゲート MOSFET は、ゲートを形成してからこのゲートをマスクとしてイオン注入を行い、自己整合的にソース/ドレイン領域の拡散層が形成されるため、ゲートとソース/ドレインの位置関係が一意に決定される。現時点のミニマルプロセスでは、このセルフアライメントが活用できないため、ゲートとソース/ドレインの重なり部分の長さをフォトリソグラフィ時のアライメント精度よりも大きくとるように設計した。

また、CVD で形成する poly-Si が使えないため、ゲート材料に Al を使用する。Al は高温プロセスに耐えることができないので、Al ゲート形成は最後に行う。こうなると、ゲート酸化膜の汚染上不利であるが、ミニマルの局所搬送システムのウェハ汚染防御性能とウェハ洗浄性能が高ければそれは問題ない。

イオン注入プロセスが使用できないために、ソース/ドレインの拡散層形成には不純物塗布拡散剤により SOG(Spin on Glass)膜を成膜し不純物ドーピングする塗布拡散法を用いた。熱酸化膜をマスクとするドーピング方法を用いた。ここでは、ドーパント以外の不純物原子が混入するなどの汚染問題が懸念される。そこで、ウェハ洗浄・乾燥や SOG 膜除去のプロセス開発を行った。

図 1 に示すように、Al ゲート p チャネル MOSFET の作製プロセスフローは、①ソース/ドレインの拡散層、②ゲート絶縁膜、③Al ゲート電極の順に形成するプロセスの順とすることで上述の課題解決を図った。このフルミニマルプロセスは、全 39 工程あり、15 台のミニマル装置を用いて作製した。

【結果】 通常 Tr 試作は 1 月近くかかるが、この 39 工程はおおよそ 10 時間で完遂できる。しかもマスクレスである。図 2 にプロセスを完了したウェハの光学顕微鏡写真を示す。MOSFET、pn ダイオード、MOS キャパシタなどが配置されている。これらは電気的に動作しており、フルミニマルプロセスで電子デバイス構造を形成できることが実証された。

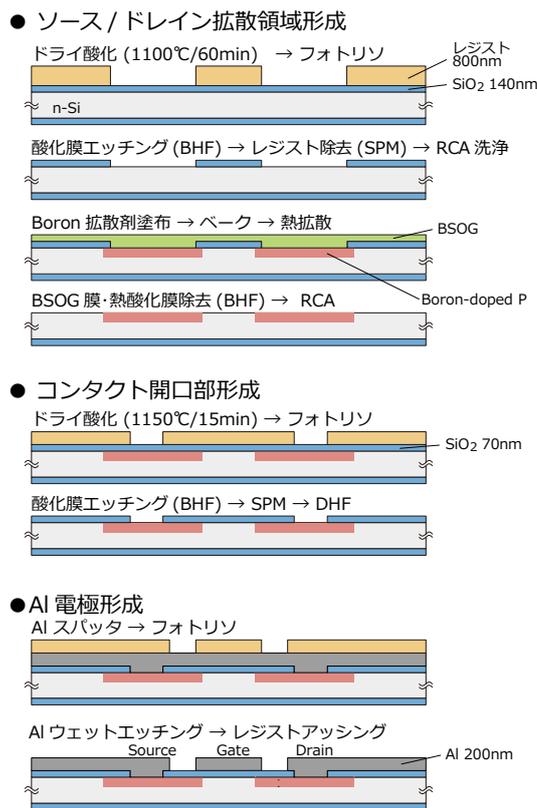


図 1 Al ゲート p チャネル MOSFET のプロセスフロー

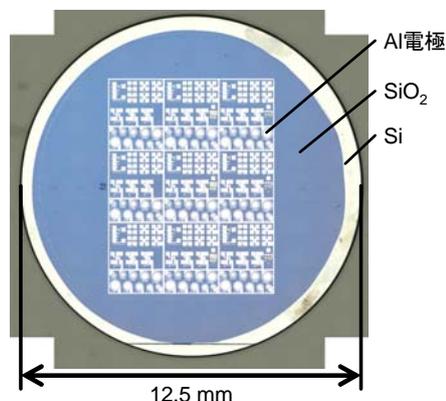


図 2 プロセス完了後のハーフインチウェハの光学顕微鏡写真