

エピタキシャル Ge ナノドットを有する Si 熱電薄膜の電気特性評価

Electrical properties of thermoelectric Si films

including epitaxial Ge nanodots as phonon scatterers

阪大院基礎工¹, さきがけ-JST²○山阪司祐人¹, 中村芳明^{1,2}, 上田智広¹, 竹内正太郎¹, 酒井朗¹Osaka University¹, PRESTO-JST²○Shuto Yamasaka¹, Yoshiaki Nakamura^{1,2}, Tomohiro Ueda¹, Shotaro Takeuchi¹, and Akira Sakai¹

E-mail: nakamura@ee.es.osaka-u.ac.jp

【目的】SiGe・Si 系熱電材料において、ナノ構造の導入による熱伝導率 κ の低減が報告されているが、その中で電気伝導率 σ と κ の独立制御が課題となっている。そこで我々は、 κ の大幅な低減及び高結晶配向性による σ 低下の抑制を狙って、フォノン散乱体としてエピタキシャル Ge ナノドット(ND)を Si 中に導入した構造に注目してきた(図 1a)。前回の講演では、その κ 低減の機構について報告した^[1]。本研究では上記ナノ構造が電気伝導率に与える影響について調べることを目的とした。

【実験】Si(001)基板を超高真空内($\sim 10^{-8}$ Pa)に導入し、Si 清浄表面を熱酸化することで極薄 Si 酸化膜を形成した(500°C、酸素： 2×10^{-4} Pa)^[2]。その後 500 °C の Ge 蒸着により NDs をエピタキシャル成長し^[2]、400°C で Si を蒸着した。上記、極薄 Si 酸化膜、Ge ND、Si 層の形成プロセスを繰り返して、エピタキシャル Ge ND を含む Si 薄膜を作製した。また比較のために Ge ND を Si ND に置き換えた構造も作製した。作製した試料に B のイオン注入(10^{14}cm^{-2})を行った。電気特性評価には Van der Pauw 法、Hall 測定法を用いた。

【結果】図 1 は作製した試料のキャリア濃度と Hall 移動度 μ_H の関係である。キャリアの緩和時間を τ とし、 $\tau^{-1} = \tau_{\text{nano}}^{-1} + \tau_{\text{bulk}}^{-1}$ (τ_{nano} : ナノ構造に起因する緩和時間: τ_{bulk} : バルクでの緩和時間)を仮定すると、 τ_{nano} をパラメータとして μ_H は図 1b 実線の様なキャリア濃度依存性を示した。これより上記構造の τ_{nano} は $2 \sim 4 \times 10^{-14}$ s の領域となることがわかった。これは正孔の平均速度が熱速度 v_{th} とすると、上記構造において τ_{nano} に起因する平均自由行程 l_{nano} ($l_{\text{nano}} = \tau_{\text{nano}} v_{\text{th}}$) が $3 \sim 6$ nmであることを意味する。これは高分解能透過型電子顕微鏡で確認した Si 層の厚さとほぼ一致する。この結果は、 τ_{nano} に起因する散乱機構は、Si ナノ結晶界面でのキャリア散乱であると考え得るものである。これは前回報告した熱伝導率が Ge ND 構造で制御できる事と上記事実より、Si 層と Ge ND 構造を制御因子として、 κ と σ の独立制御につながる可能性を示唆するものと考えられる。

【謝辞】本研究は、さきがけ-JST の支援により行われた。

[1] 山阪司祐人、他、第 35 回応用物理学会秋季学術講演会 20a-C13-12. [2] Y. Nakamura, et al., Appl. Phys. Lett. 87 133119 (2005).

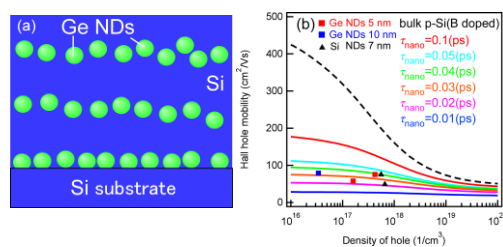


図 1 (a) Ge NDs を含む Si 薄膜の概念図
(b) キャリア濃度と移動度の関係