Siナノ構造の熱電変換性能に関するシミュレーション解析

Simulation of Thermoelectric Performance in Silicon Nanostructures

阪大院工¹, JST CREST² ^〇 インドラ ヌル アディスシロ¹, 久木田 健太郎¹, 鎌倉 良成^{1,2} Osaka Univ.¹, JST CREST² ^〇Indra Nur Adisusilo¹, Kentaro Kukita¹, Yoshinari Kamakura^{1,2}

E-mail: indra@si.eei.eng.osaka-u.ac.jp

【はじめに】ナノ構造の導入・制御により、Siの熱電性能を高める技術は、たとえば集積回路への応用といった観点からも注目を集めている[1]。最近、高ドープ多結晶 Si においてバルク Si の上限値を凌駕するパワーファクタ (PF $\equiv S^2\sigma$; S:ゼーベック係数、 σ :電気伝導度)を得たとの実験結果が報告された[2]。これには粒界近傍のポテンシャル障壁が関与しているとの予測がなされているが[3]、その機構は未だ良く分かっていない。本研究では、ボルツマン輸送方程式に対する数値シミュレーション手法を用いて意図的に障壁構造を導入した Si 中の電子伝導を解析し、その熱電性能を調べた。

【計算方法】n型Si用に調整された標準的な物理モデルパラメータ[4]を用い、モンテカルロ法による電子輸送シミュレーションを行った[5]。Fig.1にシミュレーション系の模式図を示す。シミュレーション系全体に温度勾配を与え、開放両端に現れるフェルミエネルギーの差を測定することで開放電圧を、また短絡時に流れる電流を測定することで短絡電流を評価し、これらの積からPFを見積もった。

【シミュレーション結果】ドーピング濃度 N_D が系内で一様の場合、キャリア濃度の増加とともに S は低下し σ は上昇するので、PF には上限値が存在する。今回の計算では、 $N_D = 4 \times 10^{19}$ cm⁻³ のとき最大の PF が得られた。つぎにシミュレーション領域内に低ドープ層 (N_D) を挿入し、拡散 電位によるポテンシャル障壁を導入したところ、PF 値に変化が見られた。Fig. 2 は PF を障壁高さ qV_b に対してプロットした結果である ($qV_b = 0$ eV が一様ドープの場合に相当)。ドーピング濃度を 様々に振った結果、一様ドーピングの最適条件を上回る条件が存在することが分かった。障壁導 入による σ 低下、およびその際見込まれるエネルギーフィルターリング効果 [6] による S 向上の トレードオフが、得られた特性に関与している。

【参考文献】[1] K. Buddharaju et. al., IEEE Electron Device Letters **32**, 674 (2011). [2] D. Narducci et. al., Proc. 8th European Conf. on Thermoelectrics, p. 141 (2010). [3] N. Neophytou et. al., Nanotechnology **24**, 205402 (2013). [4] C. Jacoboni et. al., Rev. Mod. Phys. **55**, 645 (1983). [5] I.N. Adisusilo et. al., Proc. IMFEDK 2013, p. 36. [6] D. Vashaee et. al., Phys. Rev. Lett. **92**, 106103 (2004).

6





Fig. 1. Schematic view of the simulation domain for barrier structure simulation. Layers of low doping region (N_D^-) with the width *w* are inserted in the device with doping density of N_D^+ .

Fig. 2. Simulated power factors (PFs) plotted against the potential barrier height qV_b . The highest PF results of the condition (ii) showed 11% improvement compared to the highest PF observed in uniformly doped Si.