19p-PG3-16

P を導入した $NiSi_2$/*n*-Ge コンタクトの電気特性と不純物拡散の様子

Electrical properties and impurity diffusion of P incorporated $NiSi_2$/*n*-Ge contat

東工大フロンティア研 [1], 東工大総理工 [2], °吉原 亮 [1], 元木 雅章 [1], 角嶋 邦之 [2],
片岡 好則 [2], 西山 彰 [2], 杉井 信之 [2], 若林 整 [2], 筒井 一生 [2], 名取 研二 [1], 岩井 洋 [1]
Tokyo Tech. FRC [1], Tokyo Tech. IGSSE [2], °R. Yoshihara [1], M. Motoki[1], K. Kakushima [2],
Y. Kataoka [2], A. Nishiyama [2], N. Sugii [2], H.Wakabayashi[2], K. Tsutsui [2], K. Natori [1], H. Iwai [1]
E-mail: yoshihara.r.aa@m.titech.ac.jp

【はじめに】Ge-MOSFET における課題として，Ge のバンド端に近いフェルミレベルのピニングにより起こる，*n*-Ge と金属との高い接触抵抗が挙げられる。よって，ショットキー障壁値(ϕ_{Bn})の減少が *n* 型 FET において重要となる。これまでの研究で，積層プロセスを用いて $NiSi_2$ 層を Ge 基板上に形成し，界面に Ni_3P を挿入し熱処理を行うことで，オーミックの特性を得ることに成功した[1]。本研究では，$NiSi_2$/Ge コンタクトの電気特性を測定し，裏面二次イオン質量分析法(Backside SIMS)を用いて，界面に導入した不純物の濃度分布を測定した。

【実験方法】HF 処理をした *n*-Ge(100)基板(N_d=4×10^{16} cm^{-3})上に，スパッタ法を用いて Ni_3P(0.68 nm)，Si(1.9 nm)の順で堆積，その上で Ni(0.5 nm)と Si(1.9 nm)を 7 回交互に堆積した。裏面電極として Al を蒸着し，N_2 雰囲気で 200 ºC～800 ºC，1 分間の熱処理を行い，接触抵抗評価のために Circular TLM 法を用いて電気特性を測定した。また，熱処理前と，500 ºC 熱処理後の二つのサンプルに対して，Backside SIMS を用いて深さ方向の濃度分布を測定した。

【実験結果】Fig.1 に CTLM 法を用いて測定した電気特性の結果を示す。300 ºC から 600 ºC まで安定したオーミック特性を示した。200 ºC では不純物の拡散が不十分であると考えられ，700 ºC 以降では NiGe が形成している影響が形成していると考えられる。 Fig.2 に Backside SISM で測定した濃度分布の結果を示す。熱処理に伴い，基板と $NiSi_2$ に，導入した P が拡散していることがわかった。詳細は当日報告する。

[1] 吉原 他, 2012 年秋季第 73 回応用物理学関係連合講演会 11a-PB2-13.

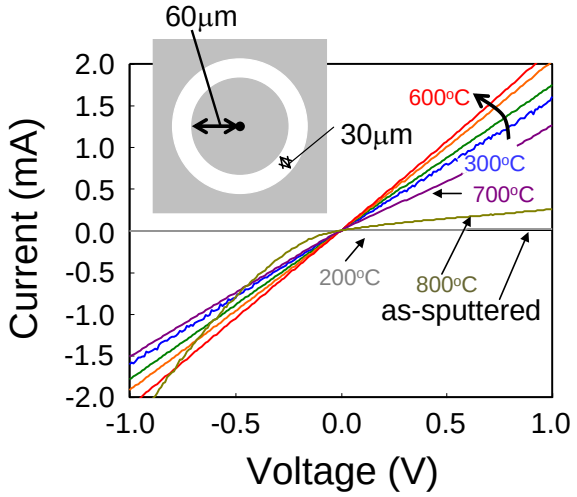

Fig.1 Current-voltage characteristics of CTLM.

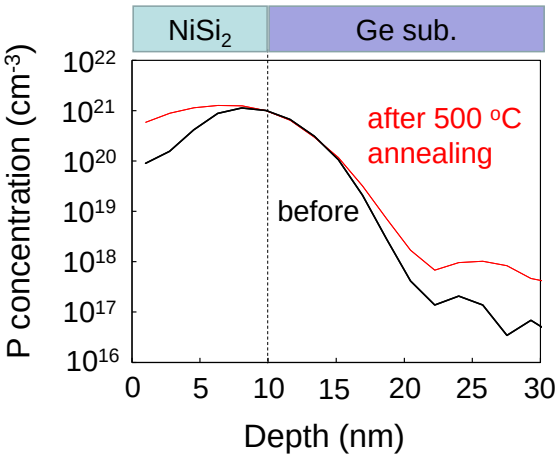

Fig.2 Backside SIMS profiles of P.

© 2014 年　応用物理学会