

## 積層シリサイド化スパッタプロセスにより作成した Ni シリサイドショットキーダイオードの評価

### Characterization of Ni Silicides Schottky Diodes

#### by Stacked Silicidation Sputtering Process

東工大フロンティア研<sup>1</sup>, 東工大総理工<sup>2</sup>, <sup>○</sup>今村 浩章<sup>1</sup>, 角嶋 邦之<sup>2</sup>, 片岡 好則<sup>2</sup>,

西山 彰<sup>2</sup>, 杉井 信之<sup>2</sup>, 若林 整<sup>2</sup>, 筒井 一生<sup>2</sup>, 名取 研二<sup>1</sup>, 岩井 洋<sup>1</sup>

Tokyo Tech. FRC<sup>1</sup>, Tokyo Tech. IGSSE<sup>2</sup>, <sup>○</sup>H. Imamura<sup>1</sup>, K. Kakushima<sup>2</sup>, Y. Kataoka<sup>2</sup>,

A. Nishiyama<sup>2</sup>, N. Sugii<sup>2</sup>, H. Wakabayashi<sup>2</sup>, K. Tsutsui<sup>2</sup>, K. Natori<sup>1</sup>, H. Iwai<sup>1</sup>.

E-mail: imamura.h.ad@m.titech.ac.jp

【はじめに】これまでの 2 次元デバイスは微細化限界を迎えつつあるため、新たな構造を導入する必要がある。そのため、3 次元化することによって微細化限界の打破や省電力化が研究されている。一方、微細 3 次元デバイスに用いるショットキーバリア S/D は、積層シリサイド (NiSi<sub>2</sub>) を用いることによって界面反応を制御し、平坦な界面と低い寄生抵抗とを実現し、また低温形成が実現可能となる<sup>[1]</sup>。今回、この積層シリサイドによってショットキーダイオードを作製し、電気特性を計測することにより、Ni シリサイドショットキーダイオードの有用性を検討した。

【実験方法】洗浄した SiO<sub>2</sub> を積んだ n-Si(100) 基板を用い、その上にダイオードをパターンニングし、SiO<sub>2</sub> をエッチングする。SPM と HF 処理をし、Ni と Si の原子数比が 1:2 となるように Ni (膜厚 0.5 nm) と Si (膜厚 1.9 nm) (この Ni/Si の組を 1 層とする) の層をスパッタによって計 8 層堆積して、Ni/Si の積層構造を作製した。基板裏面に Al 電極を付け、電気特性を計測した。

【実験結果】Fig.1 に積層シリサイドショットキーダイオードの J-V 特性を示す。積層シリサイドを用いることで、平坦な界面が実現し、逆方向電流を低くすることができる。さらに、TiN キャッピングを施すことによって、逆方向電流の低下や n ファクターが安定することがわかった(Fig.2)。

【参考文献】[1]田村 他, SDM 研究会, 信学技報, vol.112, no.92, SDM2012-59, pp.87-92, 2012 年 6 月。

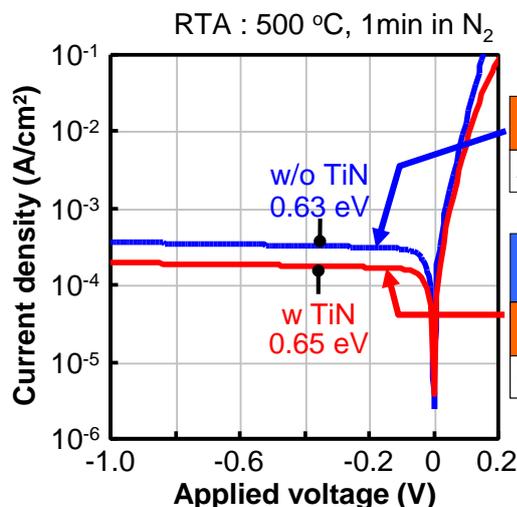


Fig.1 The Schottky diode J-V characteristics of stacked silicide.

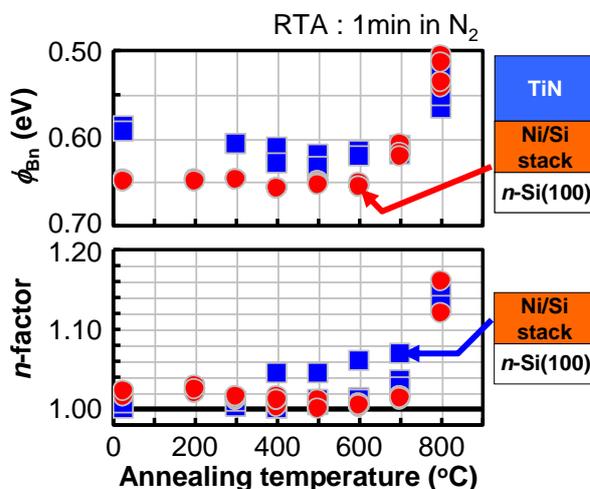


Fig.2  $\phi_{Bn}$  and  $n$ -factor of stacked silicide with or without TiN capping on annealing temperature.