

次世代 TCAD (2) SiC デバイスシミュレータ開発と応用

Device simulator developments and applications to SiC devices

アドバンスソフト株式会社, ○山口 憲, 桑原 匠史, 小池 秀耀

AdvanceSoft Co., Tokyo, Japan ○Ken Yamaguchi, Takuhito Kuwabara, Hideaki Koike

E-mail:yamaguchi@advancesoft.jp

ハイパワーデバイス応用として SiC が注目されている。ワイドギャップ半導体であることから高耐圧化に有利であり、また真性キャリア密度が低いことからダイオードの逆方向電流(暗電流)が小さくなると期待される。

汎用 3 次元デバイスシミュレータに SiC の材料定数を組み入れ SiC デバイスシミュレータの開発を試みた。SiC 材料定数が Si のそれと大きく異なるところは

- 1) バンドギャップ
- 2) 移動度、電界依存ドリフト速度
- 3) イオン化率
- 4) 生成・再結合プロセス

である。バンドギャップについては図 1 のような温度の関数としてモデル化し、移動度については不純物濃度と電界強度の関数としてモデル化を図った。イオン化率については文献よりデータを抽出、図 2 に示す如く電界の関数として組み入れた。生成・再結合モデルとしては従来より知られている Shockley-Read-Hall (SRH) 型一準位モデル[1], [2]に加え、高電界印加のもと発生が予測される準位間のキャリア遷移を考えた二準位モデル[3]を組み入れている。

解析例として 3C-SiC MOSFET の耐圧特性を図 3 に示した。SiC のライフタイム(τ)を Si のそれに比べ小さいと予測し、 τ をパラメータとして耐圧解析を行った。 τ が極端に小さい場合、(a) アバランシェ効果で発生したキャリアが再結合するため、電流値が低く評価される。しかし、(b) 電流-電圧特性の折れ曲がり点から耐圧を予測すると、 τ にそれほど依存しないことも分かった。

謝辞：本研究の一部は独立行政法人科学技術振興機構 A-STEP プログラムの助成を受けて行われた。

参考文献

[1] W. Shockley and W. T. Read, Phys. Rev., vol.

87, no. 5, pp. 835-842, Sept. 1952

[2] R. N. Hall, Phys. Rev., vol. 87, p. 387, July 1952

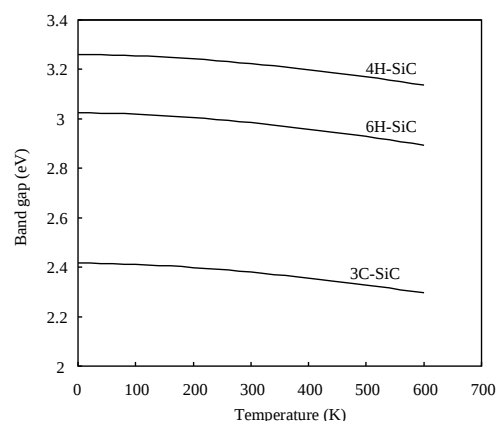
[3] K. Yamaguchi, T. Kuwabara, and T. Uda, J. Appl. Phys, **113**, 104506 (2013)

図1. SiCのバンドギャップ温度依存性

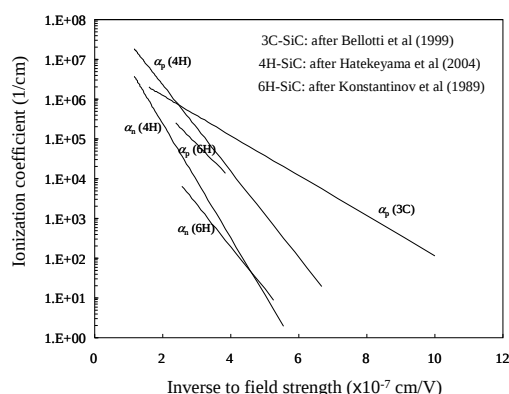


図2. SiCのイオン化率

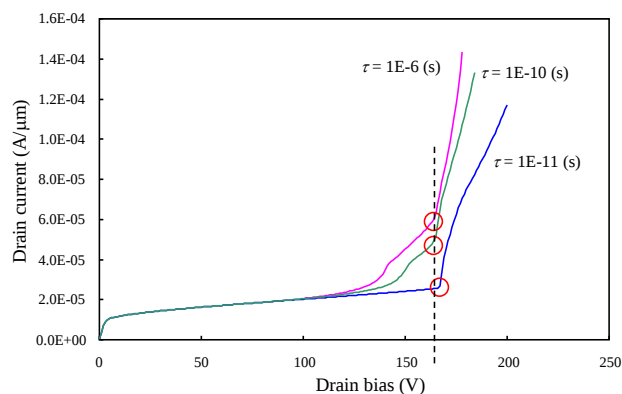


図3. 3C-SiC MOSFETの耐圧特性解析