20a-E14-7

高性能パワー素子特性向上のための高温短時間プロセスの検討

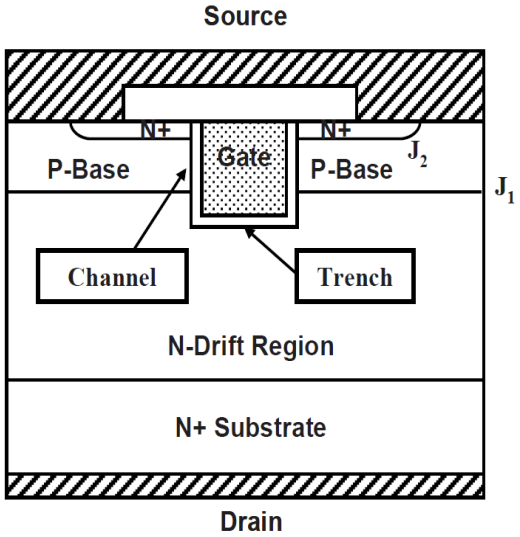
A New RTA Process for High-Performance Power MOSFET

琉球大学 [1]　○陳　訳 [1]，野口　隆 [1]

University of the Ryukyus[1]　°Yi Chen[1], Takashi Noguchi[1],

E-mail: k138655@eve.u-ryukyu.ac.jp

パワーMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）は、高速動作、低駆動電力、低損失、広い安全動作領域などの電気特性を有し、この特長から現在では最も普及したパワーデバイスの一種になっている。その基本構造は右図に示す。



図：トレンチ型パワーMOSFET の断面図

一方、近年タブレット PC やスマートフォンモバイルの急速な普及によって、バッテリー、ワイヤレスチャージおよび CPU 電源などで使われる低電圧パワーMOSFET の需要がますます高めている。その中、特に低電圧 (パワーデバイスの設計耐圧が 50V 以下の場合、低電圧パワーデバイスという) パワー MOSFET の性能　（通電損失）に対する要求も今まで以上に求められている。そのパワーMOSFET 性能を向上するため、動作抵抗の低減技術がコア技術となっている。パワーMOSFET が動作する際に、動作抵抗は、主にチャネル抵抗、N^-層のドリフト抵抗および電極間のコンタクト抵抗によって構成されている。特に低耐圧パワーMOSFET の場合、チャネル抵抗成分はおよそ総抵抗の半分以上に占めている。そのため、チャネル抵抗を低減するための研究が盛んに行われている。中でも、チャネル長の短縮がチャネル抵抗低減において最も有効な方法とされている。チャネル長の短縮するために、P-Base の拡散層の幅を抑えるのがポイントである。素子製造プロセスでは、P-Base 拡散層を形成するために電気炉を用いて熱拡散処理が普通であるが、電気炉による熱アニールで P-Base の拡散層の幅に限界がある。不純物拡散を制御し、極浅い接合を得るために高温短時間アニールプロセスが必須となってきた。

極浅い接合を形成するための高温短時間アニール技術の可能性について検討し、新たなアニール技術によるシリコンを中心とした接合不純物拡散と活性化の実験評価結果を報告する。

© 2014 年　応用物理学会