

グラフェン抵抗変化型メモリの 3 端子動作に関する研究 Experimental Study on Three-terminal Operation for Graphene ReRAM

東工大 理工 電子物理¹, 慶應大 理工 電子工², 東工大 量子ナノ研セ³

○新留 彩^{1,2}, 高橋 綱己², 小田 俊理³, 内田 建^{1,2}

¹Dept. Phys. Elec. & ³QNERC, Tokyo Institute of Technology, ²Keio University

○Aya Shindome^{1,2}, Tsunaki Takahashi², Shunri Oda³, and Ken Uchida^{1,2}

E-mail: shindome@ssn.pe.titech.ac.jp

【目的】 グラフェンは良好な電気特性・熱特性など優れた物性を示す材料であり、配線やトランジスタなど様々な電子デバイスへの応用が期待されている。我々は以前グラフェン抵抗変化型メモリがゲート電圧によってスイッチング可能であるという報告[1]を行った。しかし、様々なグラフェン抵抗変化型メモリの報告例[2-3]はあるが、メモリの 3 端子動作については必ずしも十分に調べられていない。そこで本研究ではグラフェン抵抗変化型メモリの 3 端子動作に関するバイアス条件等の調査を行った。

【実験方法】 Si 基板を酸化し、90 nm の酸化膜を作製した上に剥離したグラフェンを転写した。光学顕微鏡で画像を撮り、基板とグラフェンの濃淡比により層数を判定した。グラフェンの微細加工後ソース・ドレイン電極を形成しグラフェントランジスタ (図 1) を作製した。この素子に真空中で徐々に電圧を上げながら電流によるジュール加熱を行い、電流がほとんど流れない状態に破壊 (フォーミング) した後、端子間に高電圧をかけることでメモリ素子として機能する[1]。

【結果】 高抵抗状態のメモリにゲート電圧をパルス電圧として入力し、ドレイン電圧 $V_D = 1$ V を印加しながら抵抗値の時間依存性を測定した。図 2-a では、立ち上がり時間 (t_{rise}) および立ち下がり時間 (t_{fall}) の異なる 2 種類のパルス電圧を入力している。その結果、 t_{rise} , t_{fall} が 1 ms 以上の場合スイッチングは起こらず、 t_{fall} が 0.1 ms のときスイッチングに成功した。よって、同じ抵抗値に対して同じゲート電圧を印加した場合、電圧の遷移時間が長いとスイッチングに失敗することが明らかになった。

また、図 2 では、ゲート電圧印加中ではなく、電圧の変化時に抵抗変化が起こることが確認できた。図 2-a および図 2-b では、パルス幅のみが異なる 2 種類の電圧波形を印加し、抵抗が変化するタイミングを調査した。なお、上記の結果を利用し、 t_{rise} を 1 ms, t_{fall} を 0.1 ms に設定することで、パルスの立ち上がり時に抵抗変化を起こしている。その結果、電圧印加時間が異なる場合でも、パルスの立ち下がり時に電流が大きく変化し、抵抗が変化したことが確認できた。これより、3 端子動作においてスイッチングはゲート電圧の変化によって引き起こされることが明らかになった。

図 3 は、スイッチング結果の抵抗値依存性を示している。異なる 3 種類の抵抗値に対して、同一のパルス電圧を印加したところ、元の抵抗値が 10^9 Ω 以下の場合には抵抗変化を示さなかったが、元の抵抗値が 10^{10} Ω 以上の場合にはパルスの立ち上がり時に抵抗変化を示した。これより、3 端子動作の場合、高抵抗状態の抵抗値がより高いほどスイッチングを行いやすいことが明らかになった。

【結論】 グラフェン抵抗変化型メモリの 3 端子動作において、抵抗変化はゲート電圧の変化時に起こっていることを明らかにした。また、スイッチング結果にはスイッチング前の抵抗値および電圧の遷移時間の 2 つのパラメータが影響していることを示した。

[1] A. Shindome *et al.*, Jpn. J. Appl. Phys., to be published. [2] C. He *et al.*, ACS Nano, **6** (2012) 4214.

[3] B. Standley *et al.*, Nano Lett., **8** (2008) 3345.

謝辞 : 本研究は、内閣府の最先端・次世代研究開発支援プログラムにより助成を受けている。

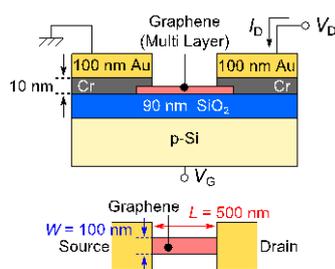


図 1 : デバイス構造

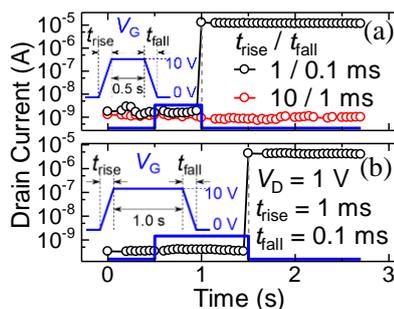


図 2 : パルス電圧によるスイッチング

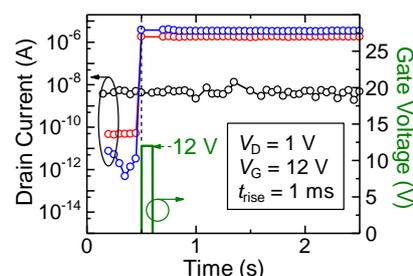


図 3 : 抵抗値依存性