

FeSe 薄膜電気二重層トランジスタにおける Hall 効果測定 Hall effect measurements of FeSe based electric double layer transistors

°塩貝 純一¹、伊藤 恭太¹、三橋 駿貴¹、野島 勉¹、塚崎 敦^{1,2}

(1. 東北大金研、2. JST さきがけ)

°Junichi Shiogai¹, Yukihiko Ito¹, Toshiki Mitsuhashi¹, Tsutomu Nojima¹, Atsushi Tsukazaki^{1,2}

(1. IMR, Tohoku Univ., 2. JST-PRESTO)

E-mail: junichi.shiogai@imr.tohoku.ac.jp

【緒言】分子線エピタキシー法を用いて成長した Nb:SrTiO₃ 基板上的セレン化鉄 (FeSe) 超薄膜の *in-situ* 電気測定において、 $T_c = 109$ K の超伝導転移 (バルクの超伝導転移温度 $T_c = 9.4$ K) が報告された¹⁾。角度分解光電子分光の実験から、SrTiO₃ 基板上 FeSe 超薄膜のフェルミ面を構成しているのは伝導帯のみであり、半金属体的なバルクとは異なる電子構造を有していると共に、電子注入が T_c 向上に有効であることが指摘されている²⁾。本研究では、パルスレーザー堆積法を用いて成長した FeSe 薄膜を用いて電気二重層トランジスタ (EDLT) を作製し、超伝導特性の電界制御と Hall 効果測定を同時に行うことで、FeSe 薄膜中の伝導キャリアについて電界効果依存性を検証した。

【実験結果】パルスレーザー堆積法を用いて FeSe 薄膜を SrTiO₃ (001) 及び MgO (001) 基板上に基板温度 300 °C で成膜し、真空中 450 °C で 30 分間熱処理を行った。Hall 効果測定を行うために、金属シャドーマスクを用いて Hall-bar 形状の試料を作製した。図 1 に MgO 基板上に成長した FeSe 薄膜 (膜厚 $d = 11.7$ nm) の EDLT デバイスの写真を示す。この上にイオン液体 (DEME-TFSI) を流し込み、Pt 箔をゲート電極として用いた。図 2 にゲート電圧 $V_G = 0$ V におけるシート抵抗(a)及び $B = \pm 9$ T で測定したホール係数の温度依存性(b)の結果を示す。MgO 上 FeSe 超薄膜においても超伝導転移を示唆する抵抗の減少 ($T_c^{on} = 4.6$ K) が観測された。一方で Hall 係数は全温度領域で正の符号を示しており、正孔の寄与が大きいことが分かった。講演ではゲート電圧印加時の Hall 係数やその膜厚依存性及び基板依存性についても議論する。

1) J. F. Ge *et al.*, Nature Mater. **14**, 285 (2015). 2) S. He *et al.*, Nature Mater. **12**, 605 (2013).

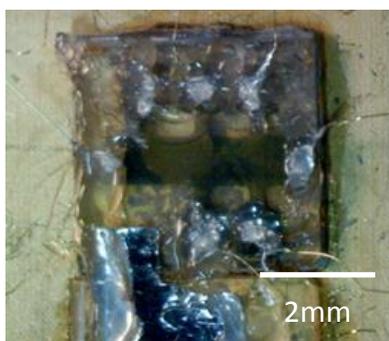


Fig. 1 Top view of FeSe EDLT with Hall bar geometry.

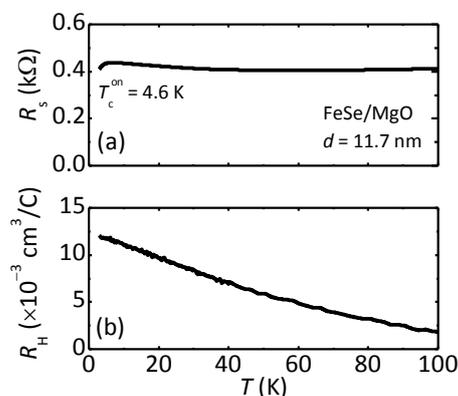


Fig. 2 Temperature dependence of (a) sheet resistance and (b) Hall coefficient.