PLD 法により Sr_2SiO_4 ターゲットから作製した Sr_2SiO_4 薄膜の膜中固定電荷のアニール温度依存性

Annealing temperature dependence of fixed charges in Sr_2SiO_4 thin films prepared from a target $Sr_2SiO_4$by PLD

°今西啓司，谷脇将太，馬野光博，吉田晴彦，
新船幸二，佐藤真一，堀田育志（兵庫県立大学）
°Keiji Imanishi, Shota Taniwaki,Mitsuhiro Umano, Haruhiko Yoshida,
Koji Arafune, Shin-ichi Satoh, and Yasushi Hotta,（Univ. of Hyogo）
E-mail: er14y007@steng.u-hyogo.ac.jp

【はじめに】近年、High-k ゲートスタックや太陽電池といったシリコンデバイス用の絶縁膜として金属シリケイト薄膜が活発に研究されている。[1]中でも、アルカリ土類金属のシリケイトである Sr_xSiO_{x+2} は、Sr-O-Si 三元系の熱力学的な関係より薄膜成長過程において Si 基板との界面に SiO_x 層を生じず、Si 基板上に直接薄膜成長が可能な材料である。[2]これまでに我々は、Si 基板上に作製した Sr_2SiO_4 薄膜が $10^{12}cm^{-2}$ オーダーの膜中固定電荷を有していることを報告し、このシリケイト層の固定電荷を結晶シリコン太陽電池の裏面表面パッシベーションに利用することを検討してきた。Sr シリケイトをパッシベーション層に用いることで、金属酸化物のパッシベーション層で不可避的に生じていた界面 SiO_x 層の成長を抑制し、Si 表面に直接電荷層を堆積できると考えた。一方、これまで報告してきた Sr_2SiO_4 膜は SrO 層を基板からの Si 拡散によってシリケイト化する方法で作製していたため、固定電荷量の増加を狙った膜厚増加に対しては、表面近傍で SrO 層が残存してしまい、その効果が十分得られていなかった。[3]そこで、予め Si を含んだ Sr_2SiO_4 ターゲットから Sr_2SiO_4 層を作製することを試みた。今回は、これら Sr_2SiO_4 ターゲットから作製した試料のアニール温度が膜中固定電荷密度に与える影響について調査したので報告する。

【実験方法】PLD 法により、Sr_2SiO_4 多結晶体ターゲットを用いて p 型 Si(100)基板上に成膜を行った。試料の作製は、成膜雰囲気、基板温度、レーザーエネルギーをそれぞれ超高真空 ($<10^{-8}$Torr)、室温、2J/cm^2 で固定して行った。また、膜厚方向の固定電荷密度分布を調べるため、膜厚がそれぞれ 5、10、15、25、40、50nm の試料を作製した。得られた各試料を酸素雰囲気中で 6 時間のポストアニール処理を行った。このとき各試料を分割し、膜厚 5～50nm の 1 セットを 400℃で、別の 1 セットを 600℃でアニールし、それら試料の C-V 測定の結果から膜中固定電荷密度のアニール温度依存性を評価した。

【実験結果】図 1 は作製したシリケイト薄膜の各膜厚における膜中固定電荷密度をアニール温度の関数でプロットしたものである。400℃でアニールした試料の固定電荷密度は、$9\times10^{12}cm^{-2}$ 程度であり、600℃でアニールした試料（$2\times10^{12}cm^{-2}$）と比較して 4 倍以上に増加した。これは、膜中の SrO 層が減少したことに起因する。一方、600℃でアニールした場合では、Si の還元によって SrO 層が生じてしまい、固定電荷密度が減少したと考えられる。

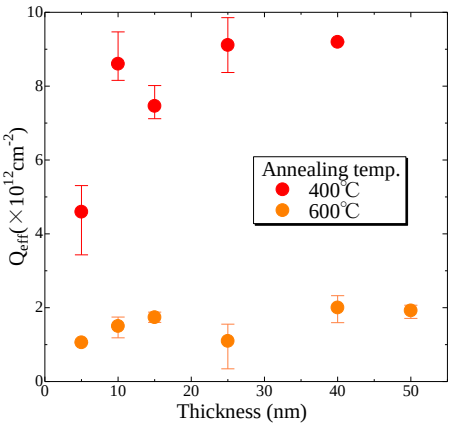

図 1 膜中固定電荷密度のアニール温度依存性

【参考文献】
1)S.Taniwaki,etal.,Proc.Int.PVSci.Eng.Conf.,1-P-51, (2013)
2)K.J.Hubbard et al.,J.Master.Res.11,2757(1996)
3)第 61 回応用物理学会春季学術講演会 8a-E12-8

【謝辞】本研究の一部は NEDO から委託され実施したものであり、関係各位に感謝する。

© 2015年 応用物理学会