

固相成長法による $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ 多結晶薄膜の形成および結晶構造評価 Formation and Characterization of $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ Polycrystalline Thin Films by using Solid Phase Crystallization

○矢野翔大¹、山羽隆^{1,2}、黒澤昌志^{1,3}、竹内和歌奈¹、坂下満男¹、中塚理¹、財満鎮明^{1,2}
(1. 名古屋大院工、2. 学振特別研究員、3. 名古屋大エコトピア)

°S. Yano¹, T. Yamaha^{1,2}, M. Kurosahwa^{1,3}, W. Takeuchi¹, M. Sakashita¹, O. Nakatsuka¹, S. Zaima^{1,3}
(1. Grad. Sch. of Eng., Nagoya Univ., 2. JSPS Research Fellow, 3. EcoTopia Sci. Inst., Nagoya Univ.)

E-mail: nakatuka@alice.xtal.nagoya-u.ac.jp

[はじめに] $\text{Si}_{1-x}\text{C}_x$ 混晶は 5% 程度の高 C 組成において、バンドギャップが 1.4 eV 程度まで広がることが予想され、太陽電池材料として期待できる。しかし、Si 中への C の平衡固溶限は $10^{-3}\text{at.}\%$ と非常に低く[1]、格子置換位置への C の取り込みが重要な課題である。我々は、 $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ 三元混晶に着目している。Si 中において、歪補償を生じる Sn-C 結合形成に伴う結合の安定化が理論計算で予測されており[2]、格子置換位置 C 組成の増大が期待される。これまで、我々は Sn 導入による Si の結晶化温度の低減を報告しており[3]、結晶成長温度の低減による C 析出の抑制を期待できる。Sn 組成 20%、C 組成 7% 以上の $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ において 1.4 eV 前後のバンドギャップが期待される。しかし、高 Sn および高 C 組成の $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ の結晶成長は報告がない。本研究では、固相成長法による多結晶 $\text{Si}_{1-x-y}\text{Sn}_x\text{C}_y$ 層の成長を試み、その結晶性を評価した。

[試料作製] 石英基板上に RF マグネトロンスパッタリング法を用いて、膜厚 100 nm のアモルファス $\text{Si}_{0.90}\text{C}_{0.10}$ 、 $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ あるいは $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 層を室温で形成した。その後、スパッタリング法を用いて膜厚 10 nm の SiO_2 キャップ層を形成した。さらに、窒素雰囲気中で 400~900°C、30 分~60 時間の熱処理を行い、固相成長を試みた。

[実験結果および考察] Fig. 1 に 400°C、40 時間の熱処理後の $\text{Si}_{0.90}\text{C}_{0.10}$ および $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 試料の Si-Si 結合周辺のラマンスペクトルを示す。 $\text{Si}_{0.90}\text{C}_{0.10}$ では結晶 Si-Si に対応するピークが現れないが、 $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ ではこれが現れる。つまり、Sn 導入による結晶化温度の低減がわかる。

Fig. 2 (a)に固相成長した $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ および $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 試料の C-C 結合周辺のラマンスペクトルを示す。 $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ においてグラファイト C-C 由来のピークが現れる。一方、より C 組成の高い $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ ではピークが現れない。また、Fig. 2 (b)および(c)に、それぞれ熱処理後の $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ および $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ 試料の表面の光学顕微鏡像を示す。 $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ 表面が不均一であるのと対照的に、 $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 表面は均一平坦であった。これらの結果は、興味深いことに C 組成増大に伴う、C 析出の減少を示唆している。

Ar スパッタリングを併用した X 線光電子分光測定によって $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 薄膜内部の C1s 内殻準位スペクトルを測定した結果、Si あるいは Sn と結合した C に由来するピークを確認できた (Fig. 3)。この結果は、 $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 薄膜中の格子置換位置に C が取り込まれることを示唆している。

[参考文献] [1] R. W. Olesinski *et al.*, Bull. Alloy Phase Diagrams **5**, 486 (1984). [2] R. Matsutani *et al.*, Phys. Status Solidi C **11**, 1718 (2014). [3] M. Kurosawa *et al.*, Appl. Phys. Lett. **106**, 171908 (2015).

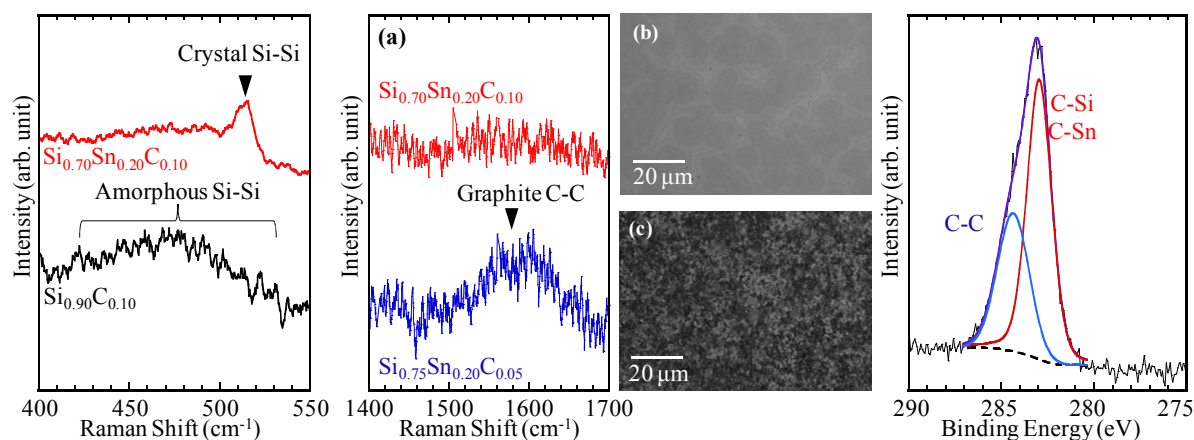


Fig. 1. Raman spectra of $\text{Si}_{0.90}\text{C}_{0.10}$ and $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ after 400 °C-annealing for 40 h.

Fig. 2. (a) Raman spectra of $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.05}$ and $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ and microscopic images of (b) $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ and (c) $\text{Si}_{0.75}\text{Sn}_{0.20}\text{C}_{0.05}$ after annealing at 400 °C for 40 h.

Fig. 3. C1s core-level spectrum of $\text{Si}_{0.70}\text{Sn}_{0.20}\text{C}_{0.10}$ 400 °C-annealed for 40 h.