

電界スプレー法を用いた有機半導体膜のパターニング

Patterning of Organic Semiconductor Films by
Electro-Spray Deposition Technique

千葉大学大学院工学研究科¹ 千葉大学先進科学センター² 千葉大学教育学部³

○ 田中 光¹, 山内 博¹, 酒井 正俊¹, 岡田 悠悟², 飯塚 正明³, 工藤 一浩¹

Graduate School of Engineering, Chiba Univ.¹,

Center for Frontier Science, Chiba Univ.² Faculty of Education, Chiba Univ.³

○ Hikaru Tanaka¹, Hiroshi Yamauchi¹, Masatoshi Sakai¹, Yugo Okada², Masaaki Iizuka³,
and Kazuhiro Kudo¹

E-mail : aama2502@chiba-u.jp

これまで我々は電界スプレー塗布(ESD)法を半導体層の成膜方法として利用し、FETのゲート電極を電界スプレー法における対向電極として用いることで直接パターニング・成膜を可能とし、段差型有機FET(Step-edge Vertical-Channel OFETs (SVC-OFET))の作製と特性評価について報告をしてきた^[1,2]。本報告では電界スプレー塗布において2本の平行な電極を対向電極として利用し、2つの電極間に電位差を作ることで選択的な塗布が可能であることを示す。

ESD法において、2電極間の電位差を変化させることで塗布状態を制御できることが確認され、選択的微細パターニングへの応用が期待される。さらにマスター電極と呼ばれるパターンを形成した電極を対向電極として利用し、電極基板上に設置したポリイミドフィルムに対して電界スプレー塗布法を用いてパターニングを行った(Fig. 1)。パターニングの解像度を確認するため櫛形電極(電極幅 20 μm 、電極間 100 μm)をマスター電極(Fig. 2)として用いて静電塗布を行った。得られた結果は、フォトリソグラフィといったプロセスを用いることなく、半導体層の微細パターンをフレキシブル基板上にロールツーロール法で形成できる可能性を示すものである。

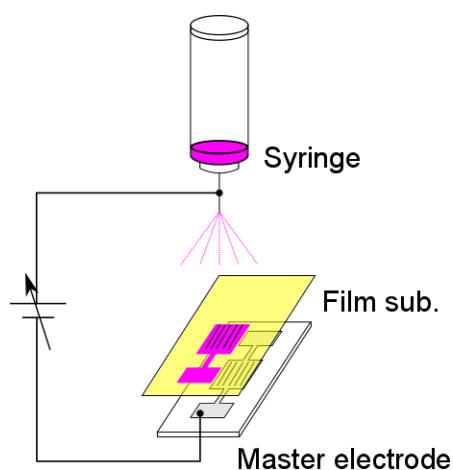


Fig. 1 Schematic illustration of ESD method and patterning using master electrode.

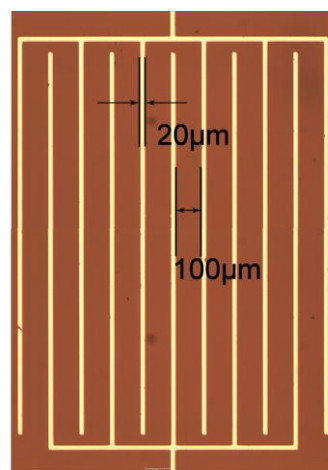


Fig. 2 Comb-shaped electrode.

[1] H. Yamauchi *et al.*, Jpn. J. Appl. Phys., **53**, 01AB16 (2014)

[2] H. Yamauchi *et al.*, IEICE Trans. Electron., E98-C(2), 80 (2015)