

InAs 量子ドットを積層した GaAs p⁺n ダイオード中の欠陥準位 Defect Levels in GaAs p⁺n Diodes Embedded with InAs Quantum Dot Layers

○佐藤 真一郎^{1,2}, Kenneth J. Schmieder², Seth M. Hubbard³, David V. Forbes³, Jeffery H. Warner³,

大島 武¹, Robert J. Walters² (1.原子力機構、2.NRL、3.RIT)

○Shin-ichiro Sato^{1,2}, Kenneth J. Schmieder², Seth M. Hubbard³, David V. Forbes³,

Jeffery H. Warner², Takeshi Ohshima¹, and Robert J. Walters² (1.JAEA, 2.NRL, 3.RIT)

E-mail: sato.shinichiro@jaea.go.jp

電子の3次元的な量子閉じ込め効果を利用した III-V 族半導体量子ドット(Quantum Dot: QD)デバイスは、次世代超高効率太陽電池への応用が期待されている。QD 太陽電池の実用化にあたっては、QD を高密度に多数積層させる必要があり、近年では歪補償層の導入などによって格子定数の異なる QD 層を積層欠陥なしに多数積層できるようになってきた。しかし、単結晶デバイスと比較すれば依然として多くの結晶欠陥が含まれており、それらがキャリア捕獲準位(欠陥準位)となってデバイス特性に悪影響を及ぼしている。従って、デバイス作製プロセス改善への指針を得るためには、フォトルミネセンス法や DLTS (Deep Level Transient Spectroscopy)法といった光学的・電氣的な手法によって欠陥準位を調べ、デバイス特性との関係を明らかにする必要がある。

積層した量子ドット層中に存在する欠陥準位を明らかにするために、有機金属気相成長(MOVPE)法によって図1のような n 型ベース層内に InAs 量子ドット層を 10 層埋め込んだ GaAs p⁺n ダイオード(QD デバイス)を作製し、DLTS 測定を行った。これを、InAs 量子ドットを含まない GaAs p⁺n ダイオード(参照デバイス)と比較した。

DLTS 測定結果の一例を図2に示す。通常の DLTS 法では、多数キャリア捕獲準位に起因する正のピークが生じるが、正電圧パルスを印加することで、少数キャリア捕獲準位に起因するピークが負側に発生する。80 K 付近に生じた負のピーク(矢印で表示)は参照デバイスでは生じず、QD 層に起因する特有の欠陥準位であることがわかった。本発表ではこの少数キャリア捕獲準位の起源について議論すると共に、多数キャリア捕獲準位についても報告する。

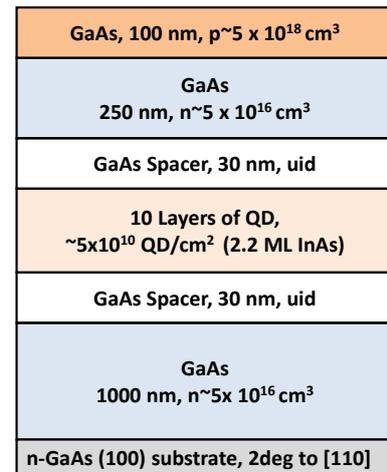


図1. 試料断面図

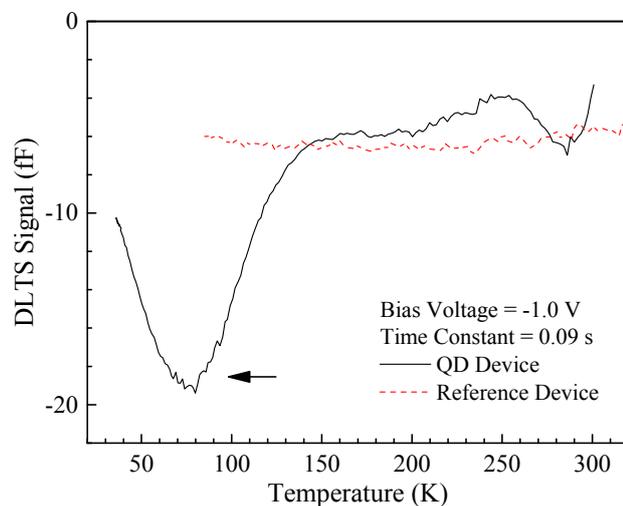


図2. DLTS 測定結果。黒実線: QD デバイス、赤破線: 参照デバイス。