

ナノ電解法とインクジェット法による低環境負荷デバイス作製

Eco-friendly device fabrication using nanoscale electrocrystallization and ink-jet printing

(北大院理¹, 情報通信研未来²) ○長谷川 裕之^{1,2}

(Hokkaido Univ.¹, NICT-KARC²) ○Hiroyuki Hasegawa^{1,2}

E-mail: hhase@sci.hokudai.ac.jp

本研究ではこれまでに、ギャップ部分を架橋するようにナノ単結晶を作製可能な「ナノ電解法」¹を開発し、電気化学的にソース・ドレイン電極間をナノ単結晶で架橋したデバイスの作製を可能とした。これまでの講演ではフタロシアニン系材料を中心にその作製手法の詳細と特性を報告し¹、これまでの講演では各種有機ドナー、アクセプタ分子への展開を報告し、ナノ電解法が広く適用可能であることを示すとともに、得られたデバイスの特異な電子特性について報告してきた。

このナノ電解法は大気中でデバイス作製が可能ではあるが、これまでの報告で用いた電極基板はフォトリソグラフィによって作製したものであった。そこで今回は電極基板の作製にマテリアルプリンタを用いることで、全てのプロセスを大気中で行い、より低環境負荷なプロセスとすることを試みた。

ナノ電解法にはこれまでと同様、専用の電解セル（図1）²を用いた。電極基板の作製にはFujifilm Dimatix製DMP-2831マテリアルプリンタ（図2）を用い、全工程を大気中で行った。シリコン基板上に電極パターンを印刷後適宜焼結することでパターンを作製した。ナノ単結晶の材料にはこれまで用いたジシアノコバルトフタロシアニンを、溶媒にはアセトンまたはアセトニトリルを用い電解を行った。その結果、直流、交流での結晶成長様式の違いはこれまでと同様で、直流条件では電気化学反応が起きる電極側のみに成長し、交流条件ではギャップ部分への選択作製が可能であることが分かった（図3）。

また、交流条件で電極間に成長させた後、基板を洗浄・乾燥し、電気分解で用いた2つの電極をそれぞれソース、ドレイン電極、酸化膜付きシリコン基板のシリコン層をゲート電極としてトランジスタ構造が得られる。このデバイスを用いて、真空中で特性測定を行った。

これらのナノ電解法の詳細、電子特性について報告する。

References

- [1] H. Hasegawa et al., *Thin Solid Films*, 438-439, 352 (2003); H. Hasegawa et al., *Electrochim. Acta*, 50, 3029 (2005); H. Hasegawa et al., *Thin Solid Films*, 516, 2491 (2008); H. Hasegawa, *J. Mater. Chem. C*, 1, 7890 (2013); H. Hasegawa et al., *J. Mater. Chem. C*, 1, 6416 (2013); H. Hasegawa, *Sci. Adv. Mater.*, 6, 1548 (2014); 応用物理学会('02秋, '04秋, '05秋, '07秋, '13秋, '14春, '14秋, '15春).
- [2] ナノワイヤ作製キット、岩田硝子工業(株)、<http://www.iwataglass.com>

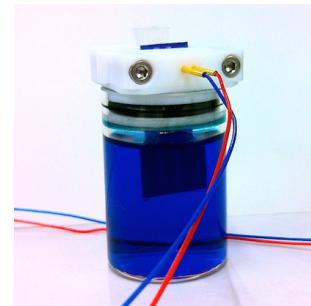


図1：ナノ電解セル



図2：マテリアルプリンタ



図3：電極基板の作製例