

複数 PPLN 集積素子を用いた位相感応増幅動作の実証

Phase-sensitive amplification using PPLN waveguide based optical integrated circuit

日本電信電話株式会社 NTT 先端集積デバイス研究所¹、東海大学²

○風間 拓志¹, 梅木 毅伺¹, 圓佛 晃次¹, 遊部 雅生², 竹ノ内 弘和¹

NTT Device Technology Labs., NTT Corp.¹, Tokai University²

○T. Kazama¹, T. Umeki¹, K. enbutsu¹, M. Asobe², H. Takenouchi¹

E-mail: kazama.takushi@lab.ntt.co.jp

位相感応増幅器(PSA)は、標準量子限界以下の超低雑音増幅を実現可能であることから注目を集めており、我々は周期分極反転 LiNbO₃(PPLN)導波路を用いた PSA の研究を進めてきた。PPLN-PSA は、パラメトリック増幅(OPA)用の PPLN 導波路に加え、第二高調波発生(SHG)による励起光生成用 PPLN 導波路と、この 2 つの非線形過程を結合する波長合分波器を基本要素として構成している。これらの基本構成要素をモノリシックに集積することができれば、PSA の更なる高利得化・低 NF 化が期待できる。これまでに、我々は 2 次元方向に複数の PPLN 導波路を配置可能な集積化の構成を提案し、第二高調波/差周波発生の一動作の実証をしてきた[1]。今回、集積素子のパラメトリック利得の向上に向けて、励起光伝搬モードの安定化と高パワー入力時の PPLN 導波路間位相整合特性一致化を図り、集積素子を用いた連続光(CW 光)励起の PSA 動作実証に成功したことを報告する。

図 1 に集積素子構成及び PSA の実験系を示す。集積素子の SHG 部から OPA 部への励起光経路は、励起光の安定的な基底モード伝搬を保持するために、MMI の部分を除いて屈折率摂動のない直線導波路で構成している。これは、基底モードの励起光のみがパラメトリック過程に寄与できる位相整合条件を満足できるため、高次モード励振による効率劣化を防ぐためである。また、集積素子は一体動作時に 2 つの PPLN 導波路間で位相整合波長が同一であることが要求される。特に、高いパラメトリック利得を得るためには、高パワーで励起して動作させる必要がある。位相整合波長は PPLN 導波路の構造だけでなく温度にも依存し、特に高パワー入力時には非線形過程により発生した光の吸収による加熱効果により、位相整合波長が高波長側にシフトすることが知られている[2]。このため、我々は図 2(a)のような、SHG 部の位相整合特性が OPA 部と比べて僅かに短波側に位置する素子を用いた。この素子を 3W で励起した時の位相整合特性を図 2(b)に示す。2 つの位相整合特性は良く一致し、その波長誤差は曲線の半値半幅 0.15nm と比較しても十分に小さく、高いパラメトリック利得が期待できる。この集積素子を用い、図 1 の実験系により PSA 動作特性の評価を行った。同一の光源から出力された光を基本波光と信号光とに分け、SHG 用 PPLN 側から EDFA で増幅させた 3W の基本波光を入射し、発生させた励起光を合分波器側から入射した信号光と合波させ、OPA 用 PPLN に入射し、縮退パラメトリック変換を行った。安定した PSA 出力を得るために、ピエゾ素子を基にした位相同期ループ(PLL)を用い、温度変化等による信号光と励起光間の相対位相の変化を補償した。図 3 に CW 光に対する、同位相と直交位相状態の PSA 出力を示す。同位相の信号に対しては +10.1dB の利得が得られている。一方で、直交位相の信号に対しては -4.6dB の減衰が得られている。ここで、増幅と減衰の利得は、励起光を入力しない状態での信号光出力レベルを基準としている。これらの結果は明確に位相感応特性を示している。以上より、複数 PPLN 集積素子を用いた CW 光励起による PSA 動作の実証に成功した。

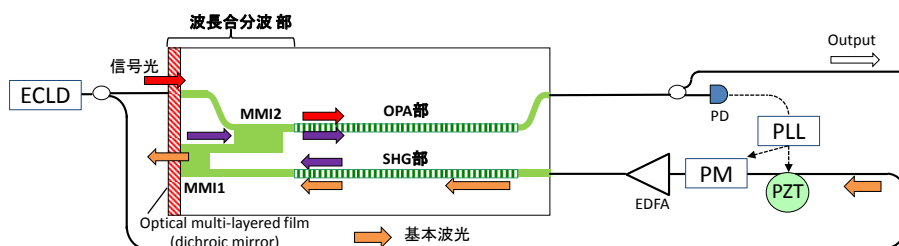


図 1 集積素子を用いた PSA 実験系

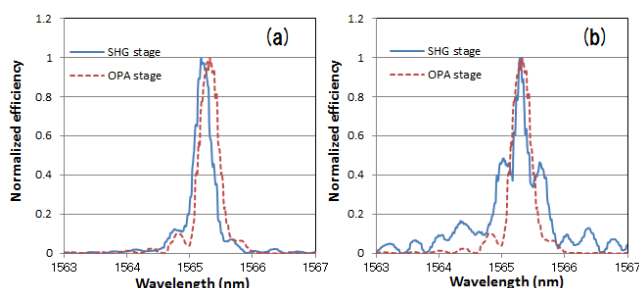


図 2 位相整合特性(a)低パワー入力時(b)高パワー入力時
参考文献: [1] 風間他 2014 年秋季応用物理学会講演会

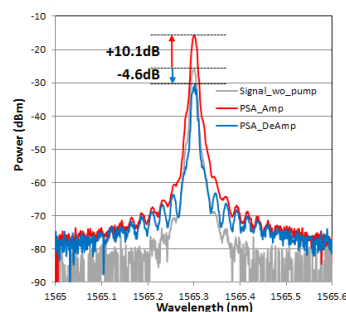


図 3 位相感応増幅特性

[2] M. M. Sabacian, et al, Opt. Exp., vol. 18, no. 18