

スマートスタック構造における接合界面の詳細分析 II

Detailed Analysis of Bonding Interfaces in Smart Stacking Structures II

東京理科大学¹, 産業技術総合研究所² ○野中翔一郎¹ 古川昭雄¹, 牧田紀久夫², 水野英範²,
菅谷武芳², 仁木栄²

Tokyo Univ. of Science¹, AIST² ○S.Nonaka¹, A.Furukawa¹, K. Makita², H.Mizuno²,
T. Sugaya², S. Niki²

E-mail : 7315655@ed.tus.ac.jp

【はじめに】多接合太陽電池は、バンドギャップの異なるセルを多重に重ね、太陽光スペクトルを有効活用することにより高効率を得る太陽電池である。我々は、これまでその製法として Pd ナノ粒子を接合界面に導入したスマートスタック技術[1]を開発、GaAs/InP 系 4 接合太陽電池で効率 30.4%[2]、GaAs/CIGS 系 3 接合太陽電池で効率 24.2%[3]を実証してきた。本発表では、スマートスタックによる接合界面の知見を得るため[4]、特に接合抵抗に注視し評価および低抵抗化のメカニズムを検討したので報告する。

【実験】図 1 には、接合抵抗の評価に用いた素子構造を示す。GaAs エピ構造からなるリファレンス素子 A と、典型的な接合条件により作製したスマートスタック素子 B からなる。接合抵抗は、電流-電圧特性より各々の抵抗値を導出し、その差分とした(図 2)。これより、本測定例での接合抵抗は $1.68 \Omega \text{cm}^2$ であり、Pd ナノ粒子を介在しない構造では数百 Ωcm^2 以上を有することから、Pd 導入による顕著な抵抗削減が確認された。また、本実験では接合工程におけるプラズマ処理の時間依存性を詳細に検討し、Pd の還元処理が抵抗低減に重要な効果を果たしていることを確認した。今後、スマートスタック法における接合メカニズムの理解を深耕し、より高効率 (>35%) 多接合太陽電池の実現を目指す。

Reference: [1] Appl. Phys. Lett., 101, 191111 (2012). [2] 40th IEEE Photovoltaic Specialists Conference, 161-F16 (2014). [3] 29th European Photovoltaic Solar Energy Conference, 3AO.4.1 (2014). [4] 第 62 回春季応物, 14a-A26-2 (2015)



図 1 : 抵抗測定用素子簡易構造図

A と B の差分より接合抵抗は
約 $1.68 [\Omega \text{cm}^2]$ と確認できた。

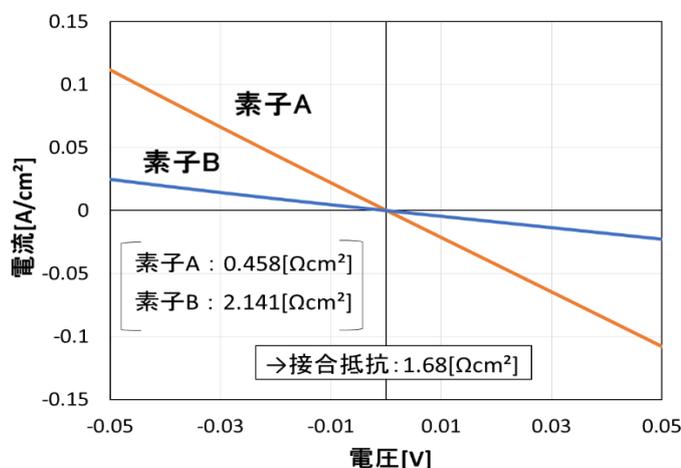


図 2 : 抵抗値測定結果 IV グラフ