

SiC パワーデバイス高性能化に向けた MOS 界面設計と絶縁膜開発

Interface Engineering and Development of Gate Insulators for SiC Power MOS Devices

○渡部 平司、細井 卓治 (阪大院工)

○Heiji Watanabe, Takuji Hosoi (Osaka Univ.)

E-mail: watanabe@mls.eng.osaka-u.ac.jp

シリコン半導体集積回路の研究開発において、電界効果トランジスタを構成する MOS 構造の作製技術や、その界面電気特性改善技術の向上が大きな位置を占めてきた。ゲート絶縁膜の薄層化に伴い、 SiO_2 分子層換算で 10 層以下の極薄 SiO_2 絶縁膜の量産化が懸念された時期もあったが、シリコン表面の酸化反応が極めて規則正しく均一に進むことが明らかとなり、製造装置の高度化ともあいまって極薄ゲート絶縁膜の実用化が進められた。また高誘電率ゲート絶縁膜と金属電極との複合技術 (Metal/High-k スタック) の導入により、リーク電流増大に伴う消費電力の急増やポリシリコン電極の空乏化問題に対しても大きな進展があった。近年では、立体構造チャネルの研究開発でも Metal/High-k 技術の導入が前提となっている。これまで良質な MOS 界面の実現が困難とされてきたゲルマニウムについても、Ge-MOS 本来の界面特性が Si-MOS を凌ぐことが理論・実験の両面から明らかとなり、ポストシリコンを見据えた高移動度ゲルマニウムチャネルの導入が期待されている。半導体集積回路におけるゲート絶縁膜開発では、材料科学と理論研究に基づいた原子レベルでの界面反応制御技術の深化が繰り返され、中でも Metal/High-k ゲートスタック開発での High-k 膜の材料物性の理解や、フェルミレベルピニングの制御は記憶に新しい。

一方、電気エネルギーの高効率利用を目指して、シリコンカーバイド (SiC) をはじめとするワイドバンドギャップ半導体を用いた次世代パワーデバイスへの期待が高まっている。SiC-MOSFET はノーマリオフ動作に適したスイッチング素子であり、その普及が進みつつあるが、ゲート絶縁膜の信頼性や MOS 界面の電気特性に多くの課題を抱えている。MOS 界面の特性劣化の原因としては、熱酸化時に外方拡散しきれない CO_x 反応生成物の界面偏析がよく論じられるが、問題はそれ程単純ではなく、SiC 結晶への酸素の挿入反応に際して SiO_2/SiC 界面に $\text{C}=\text{C}$ 結合等が形成されるといった本質的な問題点を指摘する報告も多い。また、水素雰囲気中での高温アニールでも MOS 界面の欠陥終端を十分に行うことは困難である。現在、SiC-MOS の界面特性改善手法としては NO_x ガス中での高温熱処理による界面窒化が広く用いられているが、シリコンデバイスでは MOS 界面への窒素導入は信頼性劣化の原因であることは周知であり、窒素原子による SiO_2/SiC 界面の欠陥終端モデルでさえ統一的理解がなされていないのが現状である。従って、SiC-MOS デバイスの信頼性改善に向けた取り組みとしては、特性劣化の原因となる窒素を含まない単純な SiO_2/SiC 界面の実現が正しい方向性であろうが、界面欠陥の生成が自明であるのであれば、SiC-MOS デバイスの信頼性確保には材料科学に基づいた熱酸化工程の再検討が必須である。本講演では、先端シリコン集積回路のゲート絶縁膜開発を通じて学んだ多くの知見を基盤として、SiC 半導体上の酸化膜成長や MOS 欠陥の起源について近年の研究成果を紹介すると共に、パワーデバイス応用を志向した絶縁膜形成技術について論じたい。