

高分解能 TDC に向けた DAND ゲートの改良

Improvement of Time Resolution of the DAND Gates for Time-to-Digital Converters

横浜国大院工[○]下田 知毅, 佐野 京佑, 山梨 裕希, 吉川 信行

Yokohama National University, [○]T. Shimoda, K. Sano, Y. Yamanashi, N. Yoshikawa

E-mail: shimoda-tomoki-xm@ynu.jp

近年、飛行時間型質量分析法 (TOF-MS, Time-Of-Flight Mass Spectrometry) において、SFQ 回路を利用した遅延測定回路 (TDC, Time-to-Digital Converter) で構成される高分解能 TOF-MS システムの開発が行われている [1]。TDC の精度は、一致検出器 (CD, Concordance Decoder) の精度に大きく依存する。更なる高分解能 TDC の実現に向け、CD に DAND ゲートを用いた研究が行われており、2.5 ps の分解能が実現されている [2]。今回、10 kA/cm² Nb プロセスを想定した高時間分解能 DAND ゲートの設計、及び評価を行ったので報告する。

Fig. 1 に示すように DAND は 2 入力 1 出力の論理ゲートである。AND とは異なり、DAND は自己リセット機能を有する。一方から SFQ パルスが入力された場合、内部状態は "1" になるが、回路の自己リセット時間内に他方から SFQ パルスが入力されないと内部状態が自動的に "0" へ遷移する。自己リセット時間内に他方から入力された場合にのみ出力される仕組みになっている。従って、DAND の自己リセット時間を短縮することで、高分解能 TDC の精度が向上する。今回の研究では、1.5 ps の分解能を目標とし、DAND ゲートの改良を行った。

Fig. 2 にゲートが AND 動作を行うための 2 入力許容時間差の L_5, L_6, L_9 に対する依存性を示す。 L_9 は、 L_5, L_6 が 3.0 pH の時に 0.6 pH であり、 L_5, L_6 の増減に伴って絶対量として同じ量だけ増減する。 L_5, L_6, L_9 を小さくすることで、入力の許容時間差が減少していることが確認できる。次に、エスケープ接合 J_4, J_5 の臨界電流値に対する依存性について検討を行った (Fig. 3)。臨界電流値を小さくすることで、入力の許容時間が減少していることが確認できる。以上の結果を考慮し、磁束を保持するインダクタンス部、及びエスケープ接合の値を出来るだけ小さくなるように設計した。最適設計した DAND ゲートのバイアスマージンは、同時に入力された場合に -32% ~ +36%、入力の許容時間差は -1.5 ps ~ +1.5 ps、遅延時間は 7.3 ps となった。講演では、熱雑音を考慮した出力確率特性、及び改良した DAND ゲートの測定結果についても併せて

述べる。

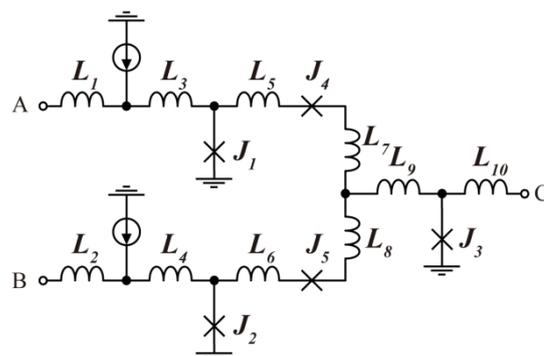


Fig. 1 A schematic diagram of the DAND gate.

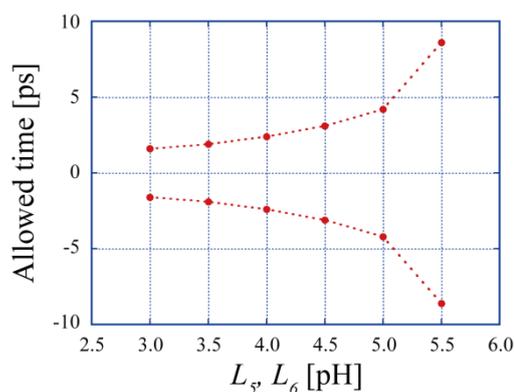


Fig. 2 Dependence of the allowed time of the DAND gate on the inductance of L_5, L_6 and L_9 .

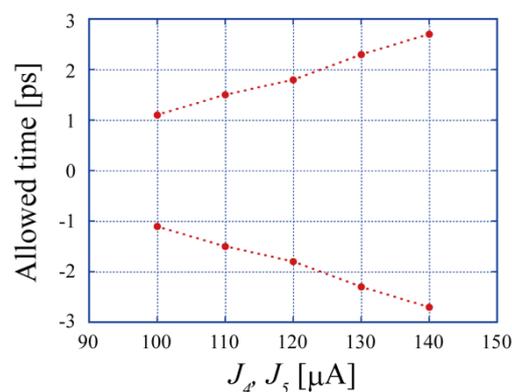


Fig. 3 Dependence of the allowed time of the DAND gate on the critical current of J_4, J_5 .

参考文献

- [1] N. Yoshikawa *et al.*, *ISEC 2009*, SP-P44, 2009.
- [2] K. Nakamiya *et al.*, *Appl. Phys.* vol. 463, p. 1088, 2007.