シフトレジスタ型とカウンタ型を併用した超伝導単一磁束量子デシメーションフィルタの設計

Design of the SFQ Decimation Filter Combining Shift-register Type and Counter Type

横国大院工，○若松　十夢，山梨 裕希, 吉川 信行

College of Engineering, Yokohama National Univ.,

○Tomu Wakamatu, Yuki Yamanashi, and Nobuyuki Yoshikawa

E-mail: wakamatsu-tomu-cv@ynu.jp

1. はじめに

超伝導単一磁束量子(SFQ) 回路を用いた A/D 変換器はオーバーサンプリング率が高いことが特徴である。オーバーサンプリングによって変調器から得られた信号はナイキスト周波数まで間引く必要があり、デシメーションフィルタが用いられる。しかし変調器と比べ回路が複雑であるデシメーションフィルタは変調器よりも動作速度が遅く、A/D 変換器の動作速度を制限してしまう。

今回我々は、デシメーションフィルタの高速化と小面積化を目的とし、動作速度が優れるシフトレジスタ型[1]と面積と拡張性が優れるカウンタ型[2]のデシメーションフィルタを組み合わせた設計を行った。この回路では、カウンタ型の欠点である動作速度の向上とシフトレジスタ型に対する小面積化が見込まれる。

2.シフトレジスタ型とカウンタ型を併用したデシメーションフィルタの動作原理

図 1 にシフトレジスタ型とカウンタ型を併用したデシメーションフィルタのブロック図を示す。M は間引き率を表す。シフトレジスタ型とカウンタ型を併用したデシメーションフィルタでは最も動作速度が速い必要のある 1 段目にシフトレジスタ型を用い後段の動作周波数を 1/2 とする。これにより動作周波数が 1/2 で動作すればよい 2 段目以下にカウンタ型を用いている。この回路の伝達関数は以下となる。

$$H(z)=\left(1+z^{-1}\right)^2\cdot\left(\frac{1-z^{-M}}{1+z^{-2}}\right)^2$$

第一項が一段目のシフトレジスタ型のデシメーションフィルタの伝達関数であり、第二項がカウンタ型のデシメーションフィルタの伝達関数である。

トレジスタ型とカウンタ型を併用したデシメーションフィルタの設計

シフトレジスタ型のデシメーションフィルタは遅延器に DFF を用い、ダウンサンプラは AND 回路の入力の片方にクロック周波数の 1/2 の周波数で入れ続けることで実現し、加算器に通すことで出力を得ている。カウンタ型は内部状態を読み出し可能な

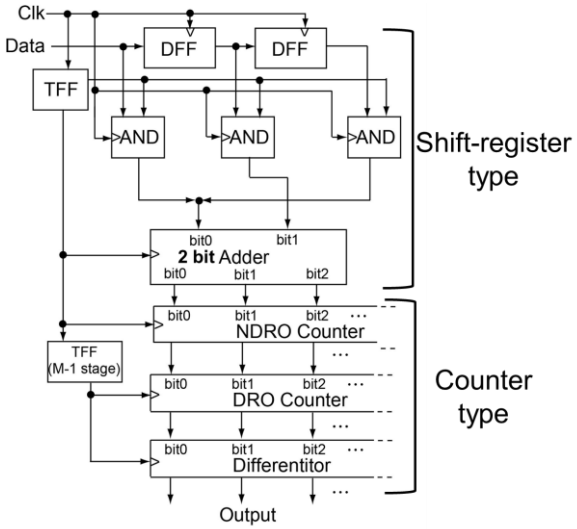

図 1 シフトレジスタ型とカウンタ型を併用したデシメーションフィルタのブロック図

TFF(T1 セル)と非破壊読み出しが可能な T1 セル(NT1 セル)を用いてそれぞれカウンタとすることで実現している。これにより 2.5 kA/cm^2 と仮定したシミュレーションにおいて最高動作周波数 39.76 GHz が得られた。また、10 kA/cm^2 Nb ハイスピードスタンダードプロセスを用いて作製を行った。シミュレーション結果の詳細は当日述べる。

謝辞

本研究は JSPS 科研費 26220904 の助成を受けたものである。さらに、チップ試作を伴う研究の場合は本研究に使用されたデバイスは、(独)産業技術総合研究所(AIST)の超伝導クリーンルーム(CRAVITY)において作製された。

参考文献

[1] H. Hasegawa et al. “Design of Superconducting Single Flux Quantum Decimation Filters,” IEEE Trans. Appl. Supercond., vol. 11, pp. 517-520, Mar. 2001.

[2] T. V. Filippov et al. “Encoders and decimation filters for superconductor oversampling ADCs,” IEEE Trans. Appl. Supercond., vol.11, pp. 545-549, Mar. 2001

© 2015年 応用物理学会