

フェナセン系薄膜電界効果トランジスタの伝導特性評価と論理回路応用
Fabrication of the Organic Thin-Film Field-Effect Transistors with Phenacene-Type
Molecules and Application for the Logic Circuit

○三上 隆弘¹, 下 侑馬¹, 浜尾 志乃¹, 江口 律子¹, 後藤 秀徳¹, 岡本 秀毅¹,
 林 靖彦¹, 久保園 芳博¹

(1. 岡山大院自然)

○Takahiro Mikami¹, Yuma Shimo¹, Shino Hamao¹, Ritsuko Eguchi¹, Hidenori Goto¹,
 Hideki Okamoto¹, Yasuhiko Hayashi¹, Yoshihiro Kubozono¹

(1. Okayama Univ.)

E-mail: en422450@s.okayama-u.ac.jp

緒言: ベンゼン環が W 字型に結合したフェナセン系分子を活性層に用いた電界効果トランジスタ (FET: Field-Effect Transistor) が, 高いトランジスタ特性を示すとして注目を集めている. 我々はベンゼン環が 5 から 8 個結合したピセン, [6]フェナセン, [7]フェナセン, [8]フェナセンと, 最近新たに合成に成功した[9]フェナセンの薄膜を用いて FET デバイスを作製し, ベンゼン環数の拡張による FET 特性の変化を評価した. また, これらの FET と, PDI8-CN2 分子薄膜を使った n チャネル FET を組み合わせて, 論理回路を作製しその動作特性を評価した.

実験: フェナセン薄膜活性層の作製は真空蒸着法により行った. デバイス構造はトップコンタクト型であり, 絶縁膜は SiO₂ の他に, 高誘電ゲート絶縁膜ならびにイオン液体をシート状にしたポリマーシートを用いた. ソース・ドレイン電極と活性層薄膜間には強い電子受容体である F₄TCNQ を 3 nm 挿入して, 接触抵抗を低減している.

結果と考察: 図 1 は, SiO₂ を絶縁膜として用いた[9]フェナセン薄膜トランジスタの伝達特性と出力特性を示している. 伝達特性では, ドレイン電圧 V_D を -100 V 印加している. この特性から, しきい値電圧 49 V, キャリア移動度 $0.15 \text{ cm}^2/\text{Vs}$ を得ており, 典型的な p チャネル型の動作特性であることがわかる. 本講演においては, これまで作製した 5 から 9 個のベンゼンが結合したフェナセン分子を活性層とする薄膜 FET の動作特性に加えて, フェナセン分子薄膜を用いて作製した CMOS 論理回路の動作特性を示す. また, 反転回路を集積したリング・オシレータについても報告する.

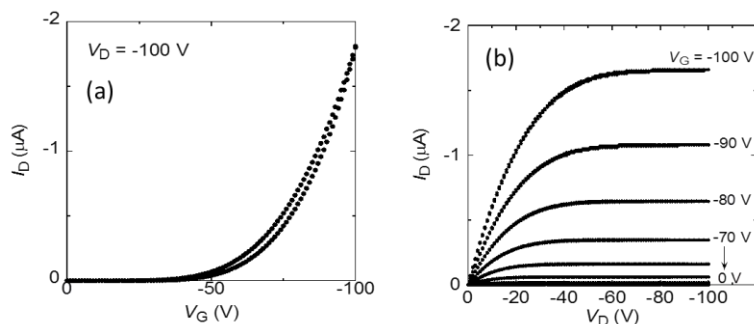


図 1 [9]フェナセン薄膜 FET の (a)伝達特性, (b)出力特性