

SOI 技術を用いたアバランシェリニアモードの裏面照射型 イメージング検出器開発のための TCAD シミュレーション

Feasibility study of impact ionization imaging sensors using SOI technology.

浜崎 竜太郎¹、西村 龍太郎¹、新井 康夫²、倉知 郁生²、三好 敏喜²、
山田 美帆²、小山 晃広³、島添 健次³ (1. 総研大、2. KEK 素核研、3. 東大工)

Ryutaro Hamasaki¹, Ryutaro Nishimura¹, Yasuo Arai², Ikuo Kurachi²,
Toshinobu Miyoshi², Miho Yamada², Akihiro Koyama³, Kenji Shimazoe³
(1.SOKENDAI, 2.KEK IPNS, The University of Tokyo.)

E-mail: ryutaro@post.kek.jp

従来の半導体光検出器ではセンサー部と読み出しエレクトロニクスが分離している構造であったが、張り合わせ型 Silicon On Insulator(以下、SOI)技術を用いることによりモノシリック型の検出器を製作することが出来る。SOI は従来の半導体光検出器の利点である小型、高精度、高磁場耐性などの性能を保持して、追加的に低温駆動、高放射線耐性、ピクセル毎に高度な信号処理回路を搭載可能など様々な利点がある。また応用用途としても民生用以外でも素粒子物理実験、X 線天文学、物質構造解析、医療応用用途と幅広いアプリケーションの使用が検討されている。これらの様々な用途に対してシリコンウェーハを相乗りで製作する KEK 主催の Multi Project Wafer ランによって高エネルギー粒子線における検出器開発が進められている。そこで、本研究では軟 X 線～紫外光の低エネルギー領域において SOI 技術を用いて検出器と読み出し回路の一体型光検出器の開発を行っている。このデバイスでは図のように裏面の pn 接合で微弱信号検出を行い、この生成電荷を線形増倍領域においてアバランシェ増幅させることにより SN を向上させる。この増倍電荷を電荷収集電場構造によりドリフトさせ表面の小面積のセンス・ノードまで集める。さらに、SOI 技術の回路層において、この電荷を電圧変換して低ノイズアンプで増幅させて読み出す。そこで SOI_CMOS 技術におけるアバランシェ増幅の機能と電荷収集電場構造を HyENEXSS の TCAD により調査した。本講演では TCAD によるデバイス構造最適化について、現状の SOI 光センサー開発の進展と合わせて報告する。

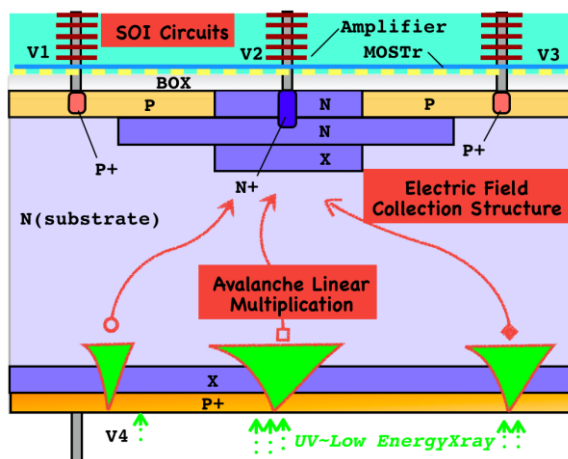


図.SOI 光センサーの模式図