

Ge/Si ヘテロ構造の結晶性向上に向けた熱処理技術の開発

Development of heat treatment technology for improvement of crystallinity of Ge/Si heterostructures

山梨大¹, 株式会社 SST²

○上村 和貴¹, 中家 大希¹, 荒井 哲司¹, 有元 圭介¹,
山中 淳二¹, 山本 千綾¹, 中川 清和¹, 高松 利行²

Univ. of Yamanashi¹, SST Inc.²

○ K. Kamimura¹, H. Nakaie¹, T. Arai¹, K. Arimoto¹,

J. Yamanaka¹, C. Yamamoto¹, K. Nakagawa¹, and T. Takamatsu²

E-mail: g14me009@yamanashi.ac.jp

はじめに：半導体デバイス回路には CMOS が用いられており、電子機器の性能向上には CMOS の性能向上が不可欠である。しかしながら、Si の正孔移動度は電子移動度に比べ約 1/3 程度と低く、CMOS の集積度向上に障害となっている。そこで正孔移動度向上を達成するべく、本研究では高移動材料として期待されている Ge 結晶に注目した。Si 基板上の一部に高品質 Ge を作製し、Ge チャンネルの p-MOS と Si チャンネルの n-MOS をつくりわけることで CMOS の飛躍的な性能向上を見込める。本研究では、Si と Ge の格子不整合による転位(Fig.1)などの欠陥濃度を Ge 表面近傍で低減する技術開発を目指しており、水素ラジカルによる遷移金属の急速・急冷熱処理技術に注目し研究を行っている。

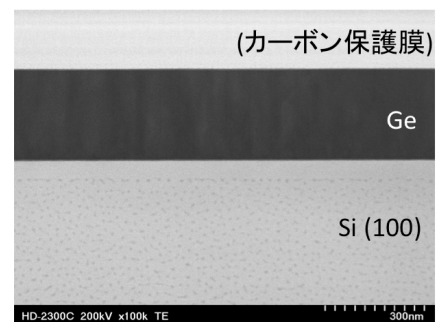


Fig.1 TEM image of sample before anneal

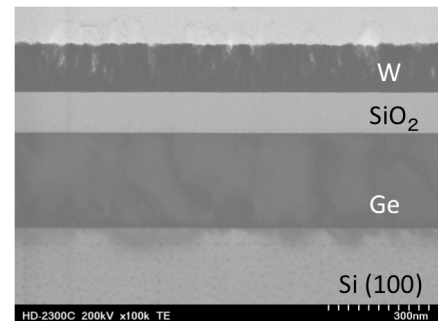


Fig.2 TEM image of sample after annealed at 700 °C

実験： Si(100)基板に固体ソース MBE 法にて基板温度 300 °C の条件で膜厚 300 nm の Ge 薄膜を形成し、保護膜としてプラズマ CVD 法による SiO₂ 層の堆積を行った後に W を堆積し試料の作製を行った。その後水素ラジカルによる遷移金属の加熱技術を用いて Ge 薄膜を 700 °C、800 °C、900 °C、1000 °C で 0.1 秒間急速加熱し、透過電子顕微鏡による組成および欠陥の観察を行った。

結果： 900 °C、1000 °C では Si と Ge の相互拡散により Ge 層が SiGe 層となり、また欠陥も多数観察された。700 °C、800 °C では相互拡散は抑制され、さらに Ge 層表面での欠陥濃度は大幅に減少している。(Fig.2) 当日は、これに加え Ge の膜厚による変化について調査した結果を報告する。

謝辞： 本研究の一部は科研費 (25390065) の助成を受けたものである。