

**GaAs/GaAs 接合界面の電気特性に対するアニール効果の抽出の試み**  
**Evaluation of annealing on electrical properties of GaAs/GaAs bonding interfaces**

大阪市大工

○柴麗, 梁劍波, 重川直輝

Osaka City University

○L. Chai, J. Liang, N. Shigekawa

【はじめに】我々は表面活性化ボンディング (SAB) 法によりタンデム太陽電池などの新機能デバイス実現の研究を進めている。SAB 法により形成される接合界面には高密度の界面準位が存在し、デバイス特性に影響を及ぼすと予想されるが、その定量的評価は不十分である。我々は、n-Si/n-Si 接合、p-Si/p-Si 接合の電気特性の温度依存性から接合界面準位の密度を見積もった [1]。本研究では同手法をアニールされた GaAs/GaAs 接合に適用し、界面準位密度の抽出を試みた。

【実験手順】予め裏面にオーミックコンタクト抵抗を形成したn-及びp-GaAsエピ基板(エピ層不純物濃度  $\sim 1E17\text{cm}^{-3}$ ) から n-GaAs/n-GaAs、p-GaAs/p-GaAs接合を形成した。窒素雰囲気中で200°C (5分間)、300°C (5分間)、400°C (1分間) アニールを行った後に環境温度-185°C $\sim$ 200°Cにおいて各接合の電流-電圧特性を測定した。電流-電圧特性の0V付近のコンダクタンスGの環境温度(T)依存性から熱放出モデルを用い接合界面に形成されるバリア高さを抽出した。さらに、電荷中性点モデルを用い各アニール温度における界面電荷密度Dit及び電荷中性レベルEcnlを抽出した。

【測定結果】 n-GaAs/n-GaAs 接合及び p-GaAs/p-GaAs接合のG/Tと1000/Tの関係を図1(a)(b)に示す。高温でln(G/T)は環境温度の逆数に比例している。その勾配から抽出されるバリア高さはアニール温度の上昇に伴い n-GaAs/n-GaAs 接合では低下し、p-GaAs/p-GaAs接合では増加した。各アニール温度におけるDit及びEcnlを抽出した結果を表1に示す。Si/Si接合の場合[1]と同様にアニールに伴いDitは低下傾向が示した。ま

た文献値(0.5eV) [2]と比較して高いEcnlの値を得た。

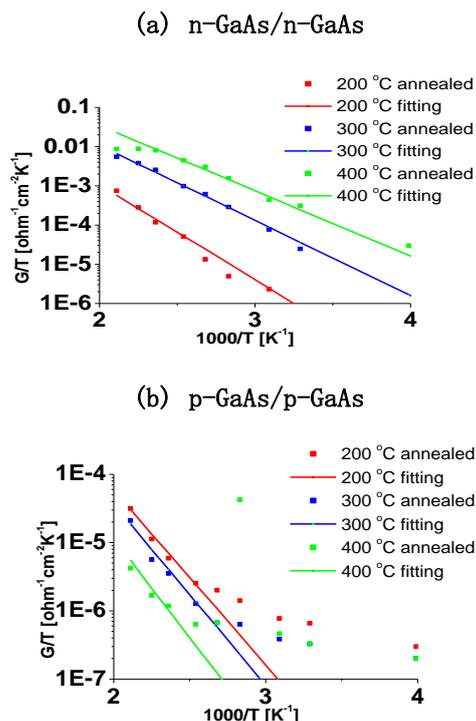


図 1.  $\ln(G/T)$  の温度依存性

表 1. 各アニール温度における Ecnl 及び Dit

アニール温度 [°C]	Ecnl [eV]	Dit [ $\text{cm}^{-2}\text{eV}^{-1}$ ]
200	0.73	$8.0E+12$
300	0.8	$6.4E+12$
400	0.87	$6.0E+12$

【謝辞】データ解析にあたりご指導いただいた森本雅史に、感謝する。本研究は JST-CREST 「太陽光を利用した独創的クリーンエネルギー生成技術の創出」の助成を受けた。

【参考文献】 [1] M. Morimoto, et al. Jpn. J. Appl. Phys. 54 030212 (2015).  
 [2] J. Robertson and B. Falabretti, J. Appl. Phys. 100, 014111 (2006).