

## ゲート変調イメージングによる大面積有機トランジスタアレイの 性能分布の高速一括評価技術の開発

### Gate-Modulation Imaging of Distributed Device Performance for Large-Area Organic Thin-Film Transistor Arrays

○堤 潤也<sup>1</sup>、松岡 悟志<sup>1</sup>、福原 克郎<sup>1</sup>、山田寿一<sup>1</sup>、長谷川 達生<sup>1,2</sup> (1.産総研、2.東大工)

○J. Tsutsumi<sup>1</sup>, S. Matsuoka<sup>1</sup>, K. Fukuhara<sup>1</sup>, T. Yamada<sup>1</sup>, T. Hasegawa<sup>1,2</sup> (1.AIST, 2.U.Tokyo)

E-mail: junya.tsutsumi@aist.go.jp

一般に数百万個もの膨大な数のトランジスタから構成されるアクティブバックプレーンの製造工程では、ディスプレイの輝度むらや表示速度低下に影響する素子性能（移動度・応答速度）の分布を一括検査することが求められる。このため我々は、半導体チャネルの光透過率・反射率がトランジスタの駆動状態によって変化（ $\sim 10^{-4}$ 程度）することを利用し、その観察をもとに素子の性能分布をイメージ化するゲート変調イメージング (GMI) 法の開発を進めている。前回までに、小規模のトランジスタアレイ（25 素子/1 mm<sup>2</sup>）を用いた原理検証において、各トランジスタの移動度と応答速度の分布を 10 分程度で一括評価できることを報告した。今回、測定範囲の面積化と測定時間の短縮化に取り組み、一括評価可能な素子数の大幅な向上を達成したので報告する。

図 1 に測定システムの概略図を示す。高開口数・高視野の光学系と高解像度（400 万画素）の CMOS エリアセンサを新たに導入し、検査範囲の拡大（1 × 1 cm<sup>2</sup>）と 5 μm の空間分解能を達成した。これにより、200 ppi のアクティブバックプレーンに適用した場合に、6200 個のトランジスタの性能分布を十分な解像度で一括評価することができた。各トランジスタあたりのチャネル部分（ピクセルあたり占める面積割合は約 5%）の GM イメージは、CMOS センサの約 32 画素によりイメージ化されると見積もられる。図 2 に得られた GM イメージを示す。図の黄色い部分がチャネルの駆動状態に対応しており、期待通り、十分な解像度で各トランジスタの駆動状態がイメージ化されていることが分かる。講演では、測定時間を短縮する試みについても詳しく議論する。

[1] J. Tsutsumi et al. Org. Electron., in press.

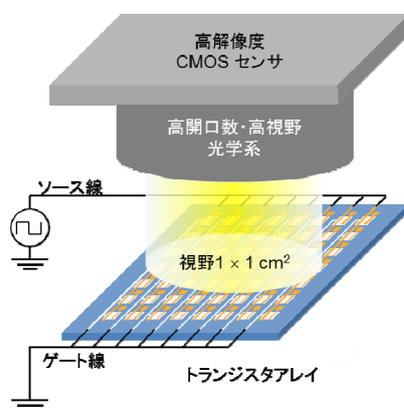


図 1. GMI 測定システム概略図。

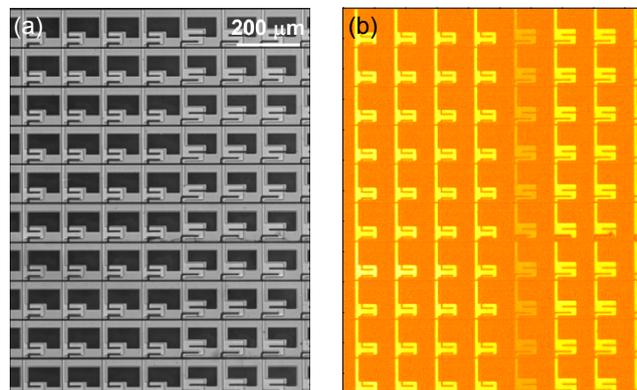


図 2. (a) 200 ppi アクティブバックプレーンと (b) その GMI イメージ。