

# Si ナノ粒子をフローティングゲートとした塗布型 DNTT トランジスタメモリ

## Solution-processed organic transistor memory based on Si nanoparticles as a nano-floating gate

○木村 友<sup>1</sup>, 濱口 梓<sup>1</sup>, 池田 吉紀<sup>1</sup>, 永瀬 隆<sup>2,3</sup>, 内藤 裕義<sup>2,3</sup>, 瀧宮 和男<sup>4</sup>, 城 尚志<sup>1</sup>

(1. 帝人, 2. 大阪府大, 3. 大阪府大分子エレクトロニックデバイス研, 4. 理研)

Yu Kimura<sup>1</sup>, Azusa Hamaguchi<sup>1</sup>, Yoshinori Ikeda<sup>1</sup>, Takashi Nagase<sup>2,3</sup>,

Hiroyoshi Naito<sup>2,3</sup>, Kazuo Takimiya<sup>4</sup>, Takashi Shiro<sup>1</sup>

(1. TEIJIN LIMITED, 2. Osaka Pref. Univ., 3. RIMED, 4. RIKEN)

E-mail: yuu.kimura@teijin.co.jp

### 背景

書き換え可能な不揮発性有機トランジスタメモリ (OFET memory) の開発が盛んであり、近年、フローティングゲートを有する OFET memory が数多く報告されている。フローティングゲート、また、トンネル絶縁膜の形成技術として、ドライプロセスフリー且つ、プロセスステップの簡略化が求められる。

本研究では、非ドーブ、リンドーブした Si ナノ粒子をそれぞれフローティングゲートとして用い、dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) プレカーサとポリマーブレンドでの相分離[1]を利用した半導体層とトンネル絶縁膜の一体形成による塗布法によるトランジスタメモリの作製及び特性評価を行ったので報告する。

### 実験

Si/SiO<sub>2</sub> 基板上に Si ナノ粒子を分散させた Si インク (NanoGram® Si ink nSol-3002) をスピンコートにより成膜、乾燥させることで Si ナノ粒子層 (フローティングゲート) を形成した[2]。Si ナノ粒子層上に DNTT プレカーサとポリスチレン混合溶液をスピンコートにより成膜後、アニールにより DNTT/PS へ熱変換及び相分離させることで、トンネル膜と半導体層を形成した。最後にソース-ドレイン電極として Au を真空蒸着により形成し、トランジスタメモリを作製した (Fig.1)。

### 結果

Si ナノ粒子をフローティングゲートとして有する DNTT トランジスタメモリの伝達特性を Fig. 2 に示す。DNTT 層のみを有する OFET と異なり、Si ナノ粒子を有する素子においては forward と reverse の伝達特性で大きなヒステリシスや明確な閾値電圧のシフトが生じ、Si ナノ粒子をフローティングゲートとしたメモリ特性が観測された。また、リンを高ドーブした Si ナノ粒子を用いることで、閾値電圧のシフト量を増大させることが可能であることが分かった。

### 参考文献

[1] Y. Kimura *et al.*, Adv. Mater. **27**, 727 (2015).

[2] Y. Ikeda *et al.*, Proceedings of IDW, pp. 514-517 (2013).

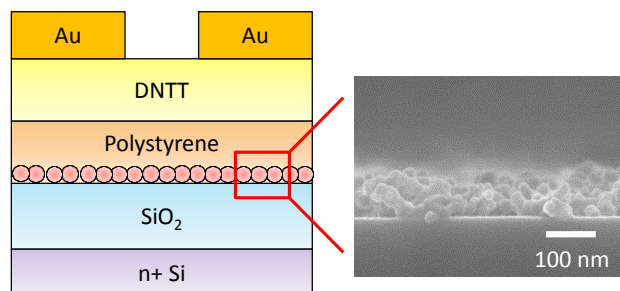


Fig. 1 Device structure of DNTT OFET memory with Si nanoparticles as the floating gate.

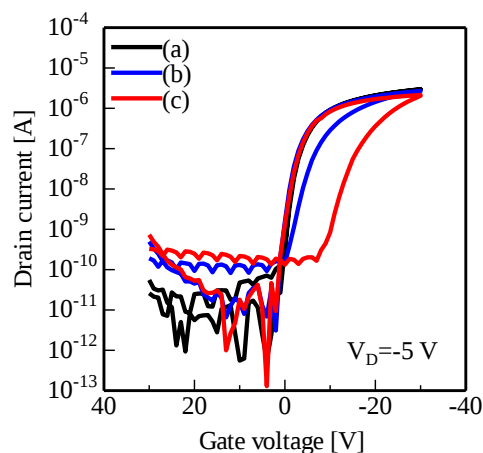


Fig. 2 Transfer characteristics of (a) reference FET and OFET memory based on (b) non-doped Si nanoparticles (c) phosphorus doped Si nanoparticles as floating gate.