

SSRM 測定における試料保護膜の影響

Effect of sample surface protection layer on SSRM measurements

ソニー株式会社 ○吉際 潤, 深沢 正永, 伊藤 琢哉, 大島 啓示, 嵯峨 幸一郎

Sony Corporation ○Jun Yoshigiwa, Masanaga Fukasawa, Takuya Ito, Keiji Ohshima, Koichiro Saga

E-mail: Jun.Yoshigiwa@jp.sony.com

1.背景と目的

半導体デバイス中のキャリア分布を観察するために SSRM(Scanning Spreading Resistance Microscope)が用いられている。キャリア分布は局所的な広がり抵抗値として測定される。走査プローブ顕微鏡としては高い荷重で探針と試料を接触させることが必要であり、試料端を含む範囲を測定すると試料端が大きく削れてしまう。そのため、デバイスの断面を測定する場合、測定したい領域上に保護膜を付けておくことが必要である。

しかしながら、ドーピングを行っていない Si 基板の SSRM 測定で、保護膜との界面付近が想定外に低抵抗に見える場合があったため、今回この原因について検討を行った。

2.実験方法

P 型 $10\Omega\text{cm}$ の Si 基板にプラズマ CVD で SiO_2 を 100nm 成膜して熱処理した試料と、Si 基板を 10nm 熱酸化した後 100nm プラズマ CVD した試料を作製した。これらを非接触で CV を 3 点ずつ測定した後に、試料断面の SiO_2/Si 界面から 1500nm の範囲を SSRM で測定した。

3.結果と考察

断面 SSRM 測定した広がり抵抗値の 2 次元分布像と深さ方向分布を Fig.1 に示す。熱酸化膜なしの CVD SiO_2 単層膜では(a)に示すように酸化膜との界面付近が基板内部と比べて約 2 桁低抵抗になったのに対し、熱酸化膜と CVD SiO_2 の積層膜では(b)のように低抵抗化は見られなかった。

CV 測定結果から求めたフラットバンド電圧 V_{FB} も、熱酸化膜なしでは平均-5.2V、熱酸化膜ありでは+0.2V と大きく異なった。この原因を Si 基板と酸化膜界面の固定電荷とした場合、熱酸化膜なし試料の電荷密度は $1.8 \times 10^{-7}(\text{C}/\text{cm}^2)$ に相当する。SSRM 結果の低抵抗領域は正の固定電荷によって電子が集められた反転層と考えられる。抵抗値から見積もった電荷密度は CV 測定から算出された値と概ね一致した。

ところで通常の半導体デバイスでは特定箇所の測定が必要である。微細なデバイスの場合、光学顕微鏡では測定箇所の特定が困難で、SEM による事前観察が有効である。そこで、(b)と同様の熱酸化膜ありの試料の断面を SEM 観察した場所を SSRM で測定したところ、Fig.1(c)に示すように、酸化膜との界面付近が低抵抗化した。SEM 観察で酸化膜が帯電して、電子が集められたと考えられる。

4.まとめ

SSRM で界面付近を測定する際には、保護膜や電子線による電荷の制御が必要である。

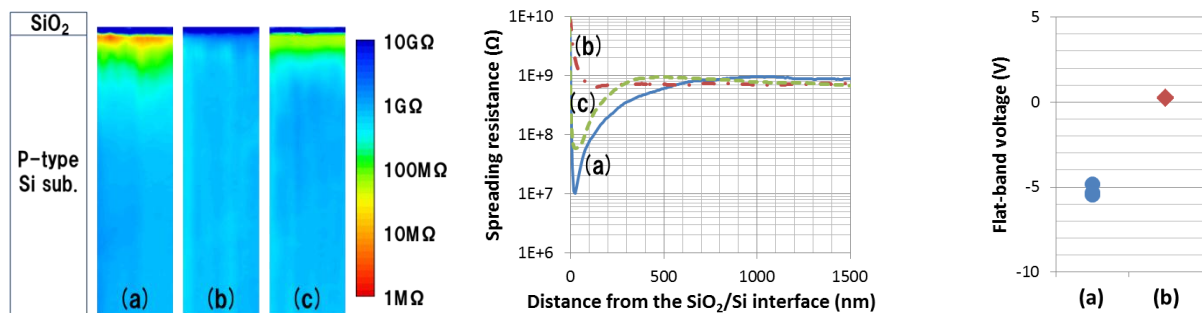
Fig.1 SSRM images (left), and dependence of the resistance on distance from the SiO_2/Si interface (right)

Fig.2 Flat-band voltage

(a)PE-CVD SiO_2 (b)PE-CVD SiO_2 on thermal grown SiO_2 (c) (b) with SEM observation