

## MoS<sub>2</sub>/Graphene ヘテロ構造の作製と特性評価

### Fabrication and characterization of MoS<sub>2</sub>/Graphene hetero structure

◦佐藤 雄太, 大井 皓平, 何 柏寛, 田畑 博史, 久保 理, 片山 光浩 (阪大院工)

◦Y. Sato, K. Oi, P. Ho, H. Tabata, O. Kubo, M. Katayama (Grad. Sch. Eng., Osaka Univ.)

E-mail: sato@nmc.eei.eng.osaka-u.ac.jp

**【研究背景・目的】** シリコンベーストランジスタの微細化・集積化は物理的な限界を迎えつつあり、シリコンに代わる次世代材料として Graphene や遷移金属ダイカルゴゲナイド (TMDC) などの 2 次元層状物質が注目されている。特に最近では単独の原子層薄膜だけでなく異種の原子層薄膜同士が van der waals 力で接合したヘテロ構造が注目されており、メモリや光検知器、センサーへの応用が期待されている[1]。そこで、MoS<sub>2</sub>/Graphene ヘテロ構造のセンサー応用を目標として本研究では MoS<sub>2</sub>/Graphene ヘテロ構造をチャンネル材料に用いたバックゲート型ヘテロ構造 FET を作製を試み、その基本的な特性の評価を行った。

**【実験方法・結果】** まず、機械的剥離法により SiO<sub>2</sub>/Si 基板上に MoS<sub>2</sub> を、スライドガラスに接着させた PDMS シート上に Graphene を転写した。次に、PDMS シート上の Graphene を SiO<sub>2</sub>/Si 基板上の MoS<sub>2</sub> と重なるように光学顕微鏡観察下でマイクロマニピレータを用いて転写して MoS<sub>2</sub>/Graphene ヘテロ構造を作製した[2]。最後に Ti/Au のソース・ドレイン電極を形成することでバックゲート型 MoS<sub>2</sub>/Graphene ヘテロ構造 FET を作製した (Fig.1 inset)。作製した FET の I<sub>DS</sub> - V<sub>DS</sub> 特性を測定した結果を Fig.1 に示す。MoS<sub>2</sub>/Graphene ヘテロ構造 FET は整流特性を示しており、これは MoS<sub>2</sub>/Graphene 界面と MoS<sub>2</sub>/電極界面におけるショットキー障壁高さの差に起因すると考えられる。MoS<sub>2</sub> 領域と MoS<sub>2</sub>/Graphene ヘテロ構造領域におけるラマンスペクトルを Fig.2 に示す。MoS<sub>2</sub>/Graphene ヘテロ構造領域において MoS<sub>2</sub> の E<sub>12g</sub><sup>1</sup>、A<sub>1g</sub><sup>1</sup> ピークが正方向に約 1 cm<sup>-1</sup> シフトしており、MoS<sub>2</sub> 内の電子密度の減少が示唆された。これは、ヘテロ構造領域で MoS<sub>2</sub> から Graphene へ電子の移動が生じているためと考えられる[3]。

[1] J. Y. Kwak *et al.*, Nano Lett. **14** (2014) 4511.

[2] A. C.-Gomez *et al.*, 2D Materials **1** (2014) 011002.

[3] W. Zhang *et al.*, Sci. Rep. 4:3826 DOI: 10.1038/srep03826

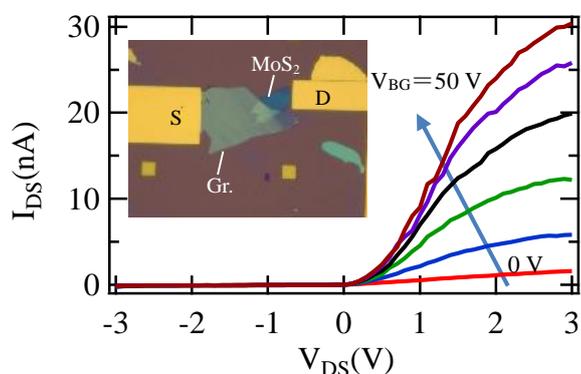


Fig.1 I<sub>DS</sub> - V<sub>DS</sub> curves of MoS<sub>2</sub>/Graphene hetero structure FET when graphene side is grounded. The inset shows an optical microscope image of the FET.

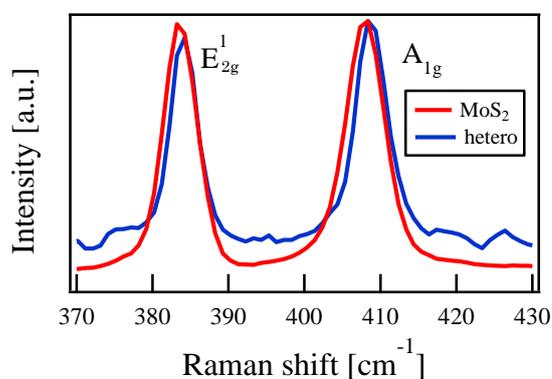


Fig.2 Raman spectra of MoS<sub>2</sub> area and hetero structure area.