

複数 PPLN 集積素子を用いた第二高調波励起波長変換の帯域特性

Bandwidth evaluation of PPLN waveguide based integrated frequency up/down converter

日本電信電話株式会社 NTT先端集積デバイス研究所¹, 東海大学²

〇風間 拓志¹, 梅木 毅伺¹, 遊部 雅生², 竹ノ内 弘和¹

NTT Device Technology Labs., NTT Corp.¹, Tokai University²

〇T. Kazama¹, T. Umeki¹, M. Asobe², H. Takenouchi¹ (E-mail: kazama.takushi@lab.ntt.co.jp)

周期分極反転 LiNbO₃(PPLN)導波路は2次の非線形光学効果を用いた波長変換デバイスとして広く研究されてきた。PPLN 導波路は高効率であることに加えて集積化の潜在性を有しており、これまでに我々はデバイスの更なる高性能化に向けて複数の PPLN 導波路を1チップに集積する構成を提案し、第二高調波/差周波発生(SHG/DFG)の一体動作を実証してきた[1]。複数の非線形過程を用いた波長変換デバイスを動作させるには個々の PPLN 導波路の位相整合特性が同一であることが要求されるが、作製の誤差により位相整合特性には多少のばらつきが生じてしまう。今回、図1に示す集積素子内の2つの PPLN 導波路の位相整合特性の誤差が波長変換帯域に与える影響を評価し、良好な帯域特性を得るために PPLN 導波路間に要求される位相整合特性の関係について検討した。

第二高調波を励起光とした差周波発生による波長変換の効率は次式で表される。

$$\eta = \eta_{DFG} P_{\text{pump}} \text{sinc}(\Delta\beta L/2)^2 [P_{\text{pump}} \propto \eta_{SHG}]$$

$\eta_{DFG(SHG)}$ はDFG(SHG)用PPLN導波路の最大変換効率、 P_{pump} は励起光強度、 $\Delta\beta$ は差周波発生過程で相互作用する信号光・励起光・変換光の3波の位相不整合量、 L は集積素子内のPPLN導波路長である。波長変換効率を最大化するためには、励起光強度が最大となる波長を動作波長とすることが望ましい。この前提の下、図2のような、集積素子内の2つのPPLN導波路の位相整合特性が同一の素子(a)とずれている素子(b)の波長変換帯域の特性を評価した。PPLN導波路長は38mm、位相整合曲線の半値全幅は約0.3nmであり、特性のずれている素子の2つのPPLN導波路の位相整合波長差は約0.12nmである。これら2つの素子を用いて、SHG用PPLN導波路の位相整合波長 λ_{SHG} とDFG用PPLN導波路の位相整合波長 λ_{DFG} との関係が、 $\lambda_{SHG} = \lambda_{DFG}$ 、 $\lambda_{SHG} > \lambda_{DFG}$ 、 $\lambda_{SHG} < \lambda_{DFG}$ の3つの場合において波長変換帯域特性を評価した結果を図3に示す(基本波光の入射導波路を上下逆にする事で、SHG/DFGの位相整合波長の関係を逆転可能)。 $\lambda_{SHG} = \lambda_{DFG}$ の場合は平坦な帯域特性であり、帯域幅は約76nmである。 $\lambda_{SHG} > \lambda_{DFG}$ の場合は位相不整合量が単調に増加するために帯域幅が約48nmと狭く、全体として規格化変換効率も位相整合特性の誤差の劣化してしまっている。一方で、 $\lambda_{SHG} < \lambda_{DFG}$ の場合は縮退点付近では $\lambda_{SHG} > \lambda_{DFG}$ の場合と同様に変換効率が劣化するものの、縮退波長から離れた領域に位相不整合量の極小点があるために効率が改善し、帯域としては98nmと広い。以上の実験結果から、集積素子の動作波長 λ_{SHG} は λ_{DFG} よりも短波側にずれている場合には広帯域な波長変換動作が期待できることが分かった。さらに縮退波長での変換効率は λ_{DFG} からの差の劣化することを踏まえて、良好な特性の集積素子実現には2つのPPLN導波路の位相整合波長の関係として $\lambda_{DFG} - \Delta\lambda_{3dB}/2 \leq \lambda_{SHG} \leq \lambda_{DFG}$ を満足する必要があることを明らかにした($\Delta\lambda_{3dB}$ は位相整合特性半値全幅)。

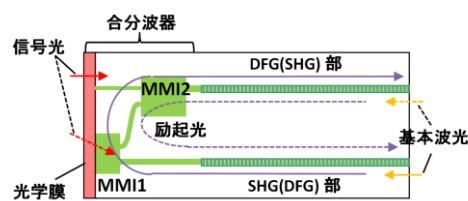


Fig. 1 Schematics of integrated device

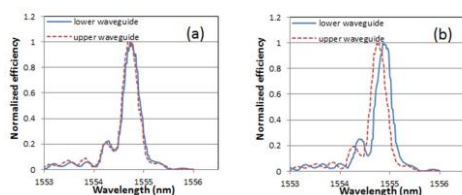


Fig. 2 Phase match curve for two PPLN waveguides

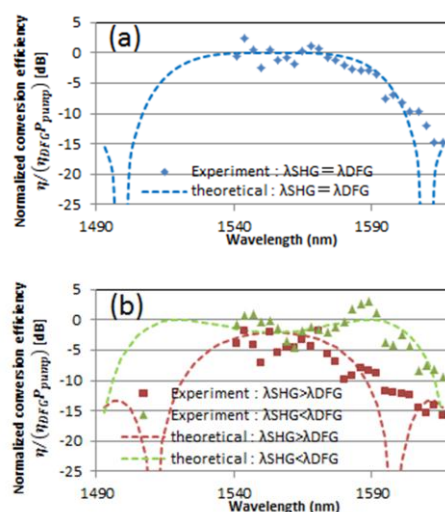


Fig. 3 Bandwidth of integrated device

参考文献: [1] 風間他 2014 年秋季応用物理学会講演会.