

(010) Ga₂O₃ 上 Al₂O₃ 結晶化層厚と界面準位密度の相関Correlation between Al₂O₃ Crystalline Layer Thickness Deposited on (010) Ga₂O₃ and Its Interface State Density○上村 崇史¹、ダイワシガマニ キルシナムルティ¹、倉又 朗人²、山腰 茂伸²、東脇 正高¹

(1. 情報通信研究機構、2. タムラ製作所)

○Takafumi Kamimura¹, Daivasigamani Krishnamurthy¹, Akito Kuramata², Shigenobu Yamakoshi², Masataka Higashiwaki¹ (1. NICT, 2. Tamura Corp.)

E-mail: kamimura@nict.go.jp

これまでに、(010) Ga₂O₃ 上で原子層堆積 (ALD) プロセスにより Al₂O₃ を成膜した場合、成膜初期の段階で結晶化 Al₂O₃ 層が形成されることがわかっている。さらに、結晶化 Al₂O₃ 層が Al₂O₃/Ga₂O₃ 界面の界面準位密度 (D_{it}) を低減させることが示唆されている。これまで Al₂O₃ ALD 成膜に際しては、基板温度 250°C を標準的なプロセス条件としてきた。今回は、成膜時の基板温度をパラメータとして変化させ、Al₂O₃/Ga₂O₃ 界面を構造と界面準位密度 (D_{it}) の観点から評価したので報告する。

試料は以下の通り作製し、構造観察および電気的特性評価を行った。(010) β-Ga₂O₃ 基板裏面全面に高濃度 Si イオン注入ドーピング (Si=5×10¹⁹ cm⁻³、深さ 150 nm) を行い、活性化アニール後 Ti/Au を蒸着して、オーミックコンタクトを形成した。次に、基板表面に、プラズマ ALD プロセスにより Al₂O₃ (20 nm) 薄膜を堆積した。ここで、基板温度を 100°C、150°C、250°C、300°C とした試料をそれぞれ用意し、断面透過型顕微鏡 (TEM) 観察を行った。さらに D_{it} を見積もるため、最表面に直径 200 μm の円形 Au アノード電極を形成し、容量-電圧測定を行った。

図 1(a), (b) それぞれに、Al₂O₃ を 100°C と 300°C で成膜した試料の断面 TEM 像を示す。両試料共に単結晶 Ga₂O₃ 基板の上部に、結晶化した Al₂O₃ 層が、続いてアモルファス Al₂O₃ 層が形成されていることが分かる。結晶化 Al₂O₃ 層の厚さは、それぞれ 1.2±0.2 nm, 5.0±0.6 nm であり、基板温度が高いほど厚くなる傾向を示した (図 2)。

図 3 に、Hi-Lo 法により見積もった Al₂O₃/Ga₂O₃ 界面の D_{it} を示す。基板温度が上がるにつれて D_{it} が減少する傾向が観察され、250°C 以上で飽和した。この結果は、成膜温度が高いほど結晶化 Al₂O₃ 層の品質が改善され、それに伴い Al₂O₃/Ga₂O₃ 界面での D_{it} が低減し、250°C 以上ではその結晶品質が飽和することによると考えられる。

また Al₂O₃/Ga₂O₃ 界面を、構造と D_{it} の観点から評価した。 D_{it} と成膜温度との相関においては、界面付近の Al₂O₃ 結晶化層の形成が密接に関わっていることを示唆する結果が得られた。

本研究の一部は、総合科学技術・イノベーション会議の SIP (戦略的イノベーション創造プログラム) 「次世代パワーエレクトロニクス」(管理法人: NEDO) によって実施されました。

[1] 上村他、第 75 回応物秋季学術講演会 18p-A22-14. [2] T. Kamimura *et al.*, Appl. Phys. Lett. 104, 192104 (2014).

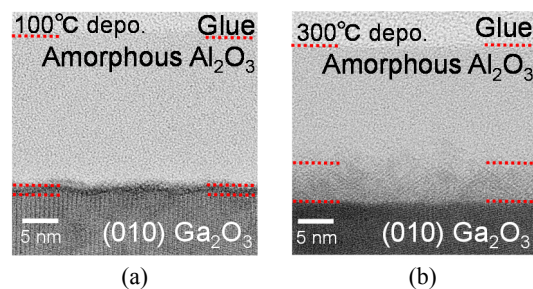


Fig. 1 Cross sectional TEM images for Al₂O₃ deposition temperatures of (a) 100°C and (b) 300°C.

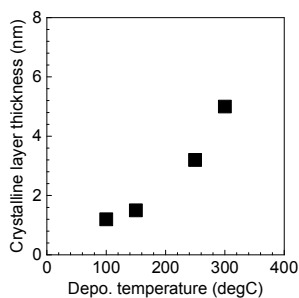


Fig. 2 Deposition temperature dependence of crystalline Al₂O₃ layer thickness.

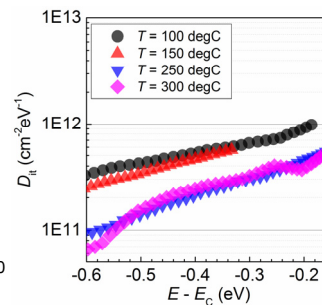


Fig. 3 Interface state densities estimated by Hi-Lo method.