

クリティカルレイヤーを用いたスパッタ Al 添加 ZnO 透明電導電膜のキャリア輸送制御 (Ⅱ)

Effects of Critical Layers on Carrier Transport of Polycrystalline Al-Doped ZnO Films Prepared by Magnetron Sputtering (Ⅱ)

高知工科大総研

○野本淳一、牧野久雄、山本哲也

Research Inst., Kochi Univ. Tech.

○J. Nomoto, H. Makino, T. Yamamoto,

E-mail: nomoto.junichi@kochi-tech.ac.jp

【はじめに】本研究において提案する“Critical Layer (以下、CL と呼称)”の考案は、多結晶構造を有する Al 添加 ZnO (AZO) 透明電導電膜において、高ホール移動度 (μ_{Hall}) の実現を目的とする。これまで、直流マグネトロンスパッタ (DC-MS) 成膜した総膜厚 500 nm の AZO 膜における各種特性に対し、基板とバルク層との間に挿入する CL (高周波 (RF)-MS により成膜) の構造設計による効果を検討した。その結果、10 nm 厚の CL を挿入した場合に、バルク層の c 軸配向性の著しい改善と共にキャリア輸送に対する粒界散乱の影響が軽減され、低抵抗率 (ρ) = $2.32 \times 10^{-4} \Omega\text{cm}$ (μ_{Hall} : $38.6 \text{ cm}^2/\text{Vs}$, キャリア密度 (N_e): $7.00 \times 10^{20} \text{ cm}^{-3}$) を AZO 膜で実現が可能であることを報告した¹⁾。本研究では、CL がもたらす該効果とその機構とを詳細に検討したので報告する。

【実験方法】AZO 膜 (基板 (Corning, EAGLE XG) 温度: 200 °C、ターゲット: ZnO に Al_2O_3 (2.0 wt.%) を混合した円形高密度焼結体) は、MS 装置 (ULVAC, CS-L) により成膜した。具体的な成膜行程は、次の通りである。①RF-MS により、CL (AZO 膜 (膜厚: 2 - 30 nm)) を基板上に堆積する。②連続して、総膜厚 500 nm になるまで AZO 膜を DC-MS によって堆積する。

【結果と考察】CL が、その上に堆積される AZO バルク層の構造を決定付けていることが TEM 観察により明白となった。Fig. 1 は、(a) 膜厚 10 nm の CL が有る場合、(b) CL が無い場合、の DC-MS 成膜された AZO 膜における断面 TEM 像を示す。Fig. 1 (a) から明らかなように、CL を挿入した AZO 膜の柱状構造を有する結晶子は、互いに並行であり、ガラス基板に対して垂直に成長している。一方で、CL を挿入していない従来の DC-MS により成膜された AZO 膜 (Fig. 1 (b)) からは、上記並行度合いが低く、柱状径を変えながら成長していることが観察された。Fig. 2 は、同一試料でガラス基板と AZO 膜との界面付近 (Fig. 1 ○内) に注目した高解像度 (HR) 断面 TEM 像を示す。Fig. 2 (a) から、CL を挿入した AZO 膜は、柱状結晶子がガラス基板との界面から垂直に成長していることが観察された。一方、CL 無しの場合、界面には高さ 10 nm 程度の微小な結晶粒が存在し、確認されるバルク層での配列度低下の要因と考えた。今後は、XRD 法等により CL の構造をさらに評価し、バルク層の特性を決める第一因子の解明と制御を行う。

【謝辞】日本学術振興会科研費 若手研究 (B) (研究費番号 26790050) による支援を受けている。

【参考文献】 1) 野本淳一 他, 第 75 回応用物理学会秋季学術講演会, 19a-A12-3.

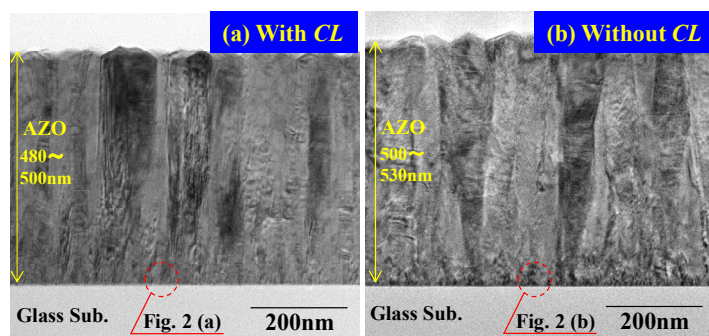


Fig. 1. 断面 TEM 像

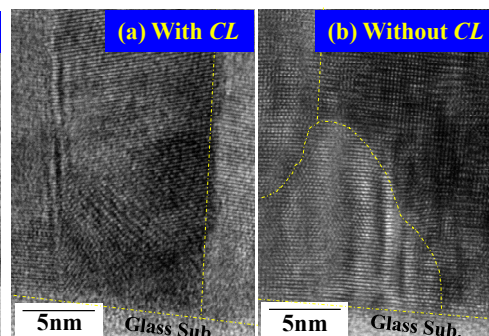


Fig. 2. HR 断面 TEM 像