

生体埋植用自己リセット型 CMOS イメージセンサ画素の低消費電力化

Low power consumption self-reset pixel for an implantable CMOS image sensor

○山口 貴大、須永 圭紀、春田 牧人、竹原 宏明、野田 俊彦、笹川 清隆、徳田 崇、太田 淳

(奈良先端科学技術大学院大学 物質創成科学研究科)

○Takahiro Yamaguchi, Yoshinori Sunaga, Makito Haruta, Hiroaki Takehara, Toshihiko Noda,

Kiyotaka Sasagawa, Takashi Tokuda, Jun Ohta (Nara Institute of Science and Technology)

E-mail: ohta@ms.naist.jp

1. 背景

生体埋植用 CMOS イメージセンサは実験動物の脳内に直接埋植され, 血流速や神経細胞中の蛍光標識を観察することで自由行動下での脳機能測定を可能とする^[1]. これまでに電位感受性色素を用いた神経活動イメージング等の微弱な信号変化の検出を目的として自己リセット型イメージセンサを開発し, 200 fps 以上のフレームレートにおいて 60 dB 以上の signal-to-noise ratio (SNR) を達成した^[2]. しかし, 消費電力が大きいことから, 発熱のために生体中での安定的な測定が困難であった.

そこで本研究では, 生体埋植用自己リセット型 CMOS イメージセンサの低発熱化を目的とし, センサ回路の改良設計を行った.

2. 生体埋植用自己リセットイメージセンサ

自己リセット型イメージセンサは画素内の容量が露光過多により飽和する前に画素をリセットし, 画素飽和を回避する. 画素回路は通常の 3-Tr Active Pixel Sensor (APS) に 4-Tr Schmitt trigger inverter を加え構成している.

Schmitt trigger の出力が反転する閾値付近では, 過大な貫通電流が流れていることが分かった. これに対し, Schmitt trigger の電源電圧の低減等の対策を行った. 回路シミュレーションにより, 提案回路では, 画素消費電力を 1/1000 以下に抑制することが確認された.

表 1 低消費電力化したイメージセンサの仕様

Technology	0.35 μm 2-poly 4-metal Standard CMOS process
Supply voltage	3.3V
Chip size	1050 $\times$ 3000 μm^2
Pixel type	3-Transistor APS
Pixel size	15 $\times$ 15 μm^2
Array size	60 $\times$ 134
Photodiode type	Nwell-Psub
Transistors per pixel	10 (Conventional) $\rightarrow$ 11
Fill factor	31% (Conventional) $\rightarrow$ 26%

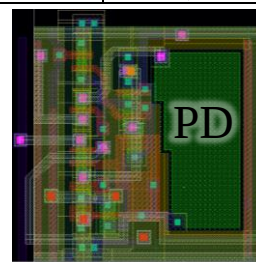


図 1 低消費電力化した画素のレイアウト

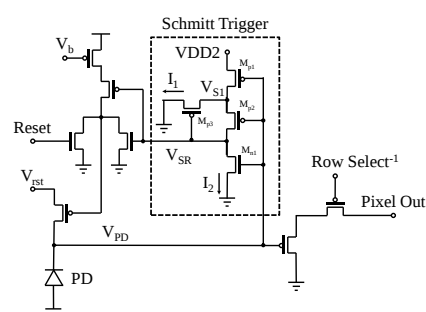


図 2 低消費電力化した自己リセット型画素の回路

謝辞

本研究の一部は半導体理工学研究センター (STARC) の支援によって行われた.

参考文献

- [1] M. Haruta *et al.*, JJAP, 53(4S), 04EL05, 2014
- [2] T. Yamaguchi *et al.*, IEEE IMFDK, PC-03, 2014