

AlTiO/InAlN/AlN/GaN 金属-絶縁体-半導体電界効果トランジスタにおけるゲートリーク電流の伝導機構

Conduction mechanism of gate leakage current in AlTiO/InAlN/AlN/GaN metal-insulator-semiconductor field-effect transistor

北陸先端大 ○ 梁吉慶*, 宇井利昌, H.-A. Shih, 山口慎也, 鈴木寿一**

Japan Advanced Institute of Science and Technology

○ J. Liang*, T. Ui, H.-A. Shih, S. Yamaguchi, and T. Suzuki**

E-mail: *s1330075@jaist.ac.jp, **tosikazu@jaist.ac.jp

序論 GaN と格子整合する $\text{In}_{0.18}\text{Al}_{0.82}\text{N}$ を障壁層として用いた InAlN-GaN 系電界効果トランジスタ (FET) は、大きい自発分極による高密度二次元電子ガスを利用できるため、優れた特性を有するデバイスとして期待されている。こうした InAlN-GaN 系 FET においてゲートリークを抑制するためには、InAlN 上にゲート絶縁膜を形成した金属-絶縁体-半導体 FET (MIS-FET) 構造の採用が有効である。本研究では、InAlN-GaN 系 MIS-FET における高誘電率 (high- k) ゲート絶縁膜として、 Al_2O_3 と TiO_2 の混合物である AlTiO [1,2] を用いた AlTiO/InAlN/AlN/GaN MIS-FET を作製し、ゲートリークに関する検討を行った。

実験と結果 ゲート絶縁膜として用いた AlTiO は、原子層堆積法 (ALD) によって成膜した。 Al_2O_3 の原料となるトリメチルアルミニウム (TMA)- H_2O と TiO_2 の原料となるテトラキスジメチルアミノチタン (TDMAT)- H_2O を交互に供給することにより、 $\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) が得られる。この AlTiO ゲート絶縁膜を用いた AlTiO/InAlN/AlN/GaN MIS-FET を以下のプロセスで作製した。サファイア基板上に MOVPE 成長した $\text{In}_{0.18}\text{Al}_{0.82}\text{N}/\text{AlN}/\text{GaN}$ ヘテロ構造に対し、Ti/Al/Ti/Au オーミック電極を形成した後、上記の $\text{Al}_x\text{Ti}_y\text{O}$ ($x : y = 0.73 : 0.27$) を ALD により 10 nm 成膜する。その後、 B^+ 注入による素子分離、Ni/Au ゲート電極形成、 Ar-H_2 雰囲気中アニールを行い、MIS-FET が得られる。また、比較のために、ゲート絶縁膜を有さないショットキー FET (S-FET) も作製した。FET のゲート長は $0.25\text{ }\mu\text{m}$ 、ゲート幅は $50\text{ }\mu\text{m}$ 、ソース-ゲート間隔は $2\text{ }\mu\text{m}$ 、ゲート-ドレイン間隔は $3\text{ }\mu\text{m}$ である。

図 1 に MIS-FET と S-FET の出力特性 (上) と伝達特性 (下) を示す。ともに 1 A/mm 以上のドレイン電流 I_D が得られている。相互コンダクタンス g_m の最大値は、MIS-FET で $\sim 180\text{ mS/mm}$ 、S-FET で $\sim 240\text{ mS/mm}$ であった。また、AlTiO によってゲートリークは抑制され、MIS-FET におけるゲート電流 I_G は、S-FET に対して順/逆バイアスともに約 4 桁低減された。

AlTiO を介したゲートリーク電流を、同時に作製した MIS 構造を用いて調べた。図 2(左) に MIS 構造の電流密度 (J)-電圧 (V) 特性を示す。順方向で大きな電流増加が観測されている。別実験から求めた AlTiO と InAlN の容量から AlTiO 中の電界強度 E を計算し、AlTiO 中における PF 伝導に関する実効比誘電率 $k \sim 22$ [2] を仮定す

ると、この順方向の電流増加は、図 2(右) に示すように

$$J \propto E \exp \left[-\frac{q}{k_B T} \left(\phi_B - \sqrt{\frac{qE}{\pi k \epsilon_0}} \right) \right]$$

(q は電気素量、 k_B はボルツマン因子、 ϵ_0 は真空の誘電率、 T は系の温度、 ϕ_B はトラップポテンシャル深さ) で与えられる Poole-Frenkel (PF) 伝導に従っている。

結論 AlTiO/InAlN/AlN/GaN MIS-FET を作製し、順方向ゲートリーク電流が PF 伝導に従っていることがわかった。

参考文献

- [1] C. Mahata *et al.* APL **100**, 062905 (2012).
- [2] T. Ui *et al.* PSSC **10**, 1417 (2013).

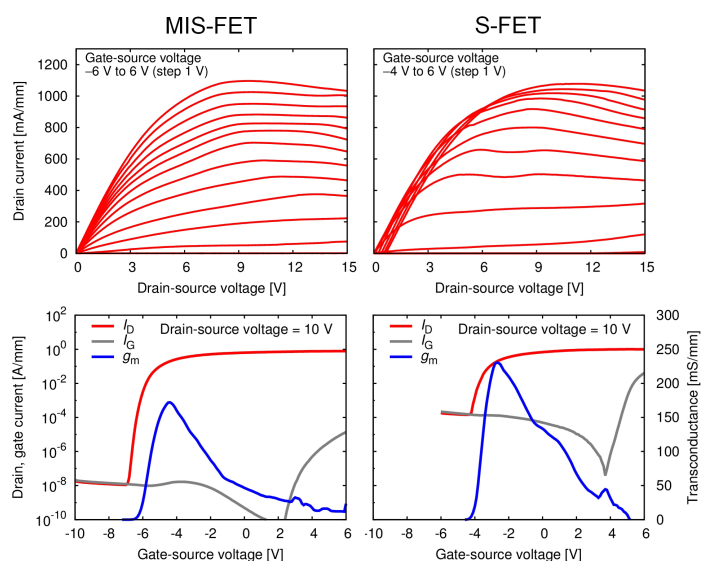


図 1: MIS-FET と S-FET の出力特性 (上) と伝達特性 (下)。

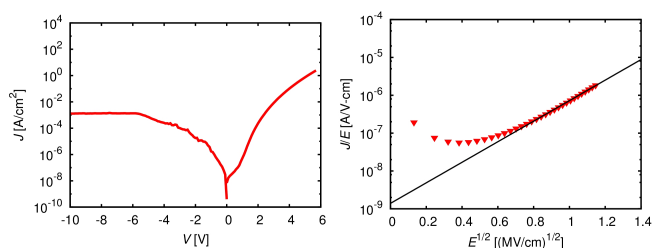


図 2: MIS 構造の (左) J - V 特性と (右) PF プロット。