定電流キャリヤ注入法を用いた MONOS 構造の正孔捕獲特性の評価

Evaluation of hole trapping characteristics of MONOS structures using the constant current carrier injection method

東海大学大学院工学研究科 °(M)田中伸，(M)内藤慎二，小林清輝

Graduate School of Engineering, Tokai Univ. °(M)S. Tanaka, (M)S. Naito, and K. Kobayashi

E-mail: kkbys@keyaki.cc.u-tokai.ac.jp

【目的】不揮発性メモリの高集積化と高性能化のために様々なメモリセル構造が提案されてきたが、近年、MONOS(Metal-Oxide-Nitride-Oxide-Semiconductor)型に代表される電荷トラップメモリ方式に対する注目が高まっている[1]。この方式では電荷捕獲絶縁膜に内在する電荷トラップに電子または正孔を捕獲させて情報を記憶する。今後、メモリセルの微細化に伴って 1 つのセルに蓄えられるキャリヤ数が少なくなっていくため、電荷トラップメモリの電荷捕獲機構を正しく理解することが必要となる。本研究では、定電流キャリヤ注入法により電荷捕獲絶縁膜の捕獲正孔密度と注入正孔密度の関係について調べた。

【実験方法】p 型（100）シリコン基板表面を熱酸化することにより膜厚 2.4 nm のトンネル酸化膜（SiO_2）を形成し、その上に膜厚 30.4 nm の SiN_X 膜又は 31.5 nm の SiCN 膜を堆積した。続いて膜厚 17.3 nm のブロッキング酸化膜を堆積した。これらの構造に対して真空蒸着法を用いてアルミニウム電極を形成し、メモリキャパシタを作成した。メモリキャパシタを 240℃で保存することで SiNx 膜と SiCN 膜中の捕獲電荷を放出させ、C-V 測定によってフラットバンド電圧 V_{FB} を求めた後、ゲート電極に負電圧を印加し一定電流密度 J_G=-4.2×10^{-9} A/cm^2 でキャリヤ注入を行った。その後、再度 C-V 測定を行い、得られたフラットバンド電圧の変化量ΔV_{FB} から捕獲正孔密度を見積もった。以上の実験により電荷捕獲絶縁膜に捕獲された正孔の密度と注入された正孔の密度の関係を求めた。

【実験結果と考察】　実験によって得られた SiO_X-SiN-SiO_2 構造の捕獲正孔密度と注入正孔密度の関係を Fig. 1 に示す。捕獲された正孔は SiN_X 膜中に均一に分布すると仮定した。正孔の捕獲効率を Fig. 2 に示す。注入正孔密度が小さい領域では、80%以上の高効率で正孔が捕獲されることが分かった。また、電荷捕獲絶縁膜に SiCN 膜を用いた場合の結果についても報告する予定である。

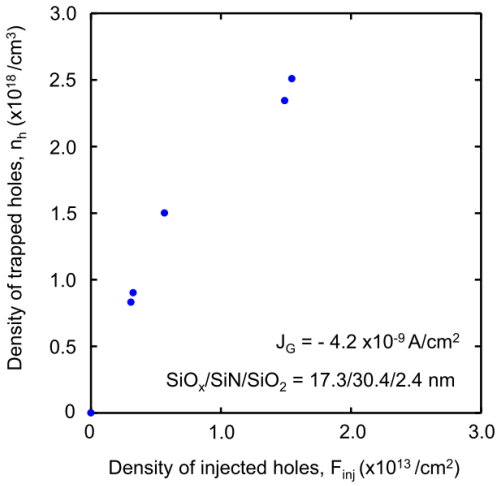

Fig. 1 捕獲正孔密度と注入正孔密度の関係

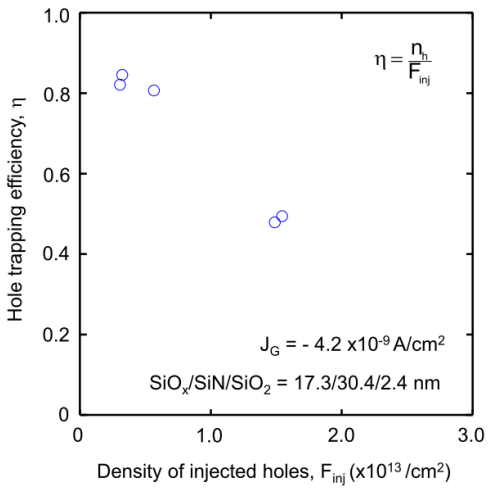

Fig. 2 正孔の捕獲効率

【謝辞】本研究は一部科学研究費補助金(基盤研究(C)26420280)の助成のもとに行われました。

【参考文献】[1] A. Nitayama and H. Aochi, Symp. VLSI Technology, 2013, p. T60.

© 2015年 応用物理学会