

# AlGaN/GaN 系 P チャネル HFET の MOS 構造によるノーマリーオフ化

Normally-off P-channel AlGaN/GaN HFET by introducing MOS gate structure

東工大総理工<sup>1</sup>, 東工大フロンティア研<sup>2</sup>, 産業技術総合研究所<sup>3</sup>, ○久保田俊介<sup>1</sup>, 萱沼 怜<sup>1</sup>, 中島 昭<sup>3</sup>,

西澤伸一<sup>3</sup>, 大橋弘通<sup>2,3</sup>, 筒井一生<sup>1</sup>, 角嶋邦之<sup>1</sup>, 若林 整<sup>1</sup>, 岩井 洋<sup>2</sup>

Tokyo Tech. IGSSE<sup>1</sup>, Tokyo Tech. FRC<sup>2</sup>, AIST<sup>3</sup>, ○S. Kubota<sup>1</sup>, R. Kayanuma<sup>1</sup>, A. Nakajima<sup>3</sup>,

S. Nishizawa<sup>3</sup>, H. Ohashi<sup>3</sup>, K. Tsutsui<sup>1</sup>, K. Kakushima<sup>1</sup>, H. Wakabayashi<sup>1</sup>, and H. Iwai<sup>2</sup>

E-mail: kubota.s.ag@m.titech.ac.jp

【はじめに】 AlGaN/GaN 系 N チャネルヘテロ接合電界効果トランジスタ(HFET)は、2次元電子ガス(2DEG)をチャンネルに用いた高性能パワーデバイスとして実用化が進められている。一方、正孔をキャリアとする P チャネル HFET[1]が実現されれば、GaN ウェハ上に P/N 相補型の駆動回路を作製することができ、システム全体の小型化、高効率化に繋がる。我々は、AlGaN/GaN 系の長所を活かした分極接合(Fig.1(a))による高濃度2次元正孔ガス(2DHG)の形成技術[2]、およびこれを用いた P チャネル HFET を報告してきた[3,4]。しかし、これらはノーマリーオン動作であり、ロジック回路を実現するためのノーマリーオフ化が課題であった。本研究では、従来の HFET からゲート部を MOS 構造にすることでノーマリーオフ動作を実現できたので報告する。

【作製プロセス】 サファイア基板上に成長させた GaN/AlGaN/GaN 分極接合構造(Fig.1(a))を基板に用い、Fig.1(b)に示す MOS-HFET を作製した。まず、素子分離を行った後に、ソース・ドレイン電極として Au/Ni (20 nm/20 nm) を堆積し、air 雰囲気中でアニール処理を行った。次にソース・ドレイン間にリセス加工を施し、PECVD 法により SiO<sub>2</sub> を 30 nm 堆積させた。この上に TiN/Ti(40 nm/20 nm) を堆積しゲート電極とした。

【結果】 Fig.2 にソース・ドレイン間距離  $L_{sd} = 50 \mu\text{m}$ 、チャンネル幅  $W = 100 \mu\text{m}$  における測定結果を示す。Fig.2(a)に示す  $I_{ds} - V_{ds}$  特性の測定結果より、ゲートに負の電圧を印加することでトランジスタ動作をすることが分かった。Fig.2(b)は  $V_{ds} = -5 \text{ V}$  における  $I_{ds} - V_{gs}$  特性を対数で示している。しきい値  $V_{th}$  を  $V_{ds} = -5 \text{ V}$  における飽和電流より 3 桁小さい  $I_{ds}$  を得る  $V_{gs}$  と定義すると、 $V_{th} = -0.8 \text{ V}$  と見積もられた。MOS 構造の導入によりノーマリーオフ動作を達成した。

【謝辞】 本研究の一部は、独立行政法人新エネルギー・産業技術総合開発機構 (NEDO) の先導的産業技術創出事業の支援を受けて行われた。

[1] T. Zimmermann *et al.*, IEEE EDL, 25(7), 450, 2004.

[2] A. Nakajima *et al.*, APEX, 3, 121004, 2010.

[3] A. Nakajima *et al.*, ISPSD'14, 5114, 2014.

[4] 萱沼 他、2014 年秋季応物、17p-A27-10.

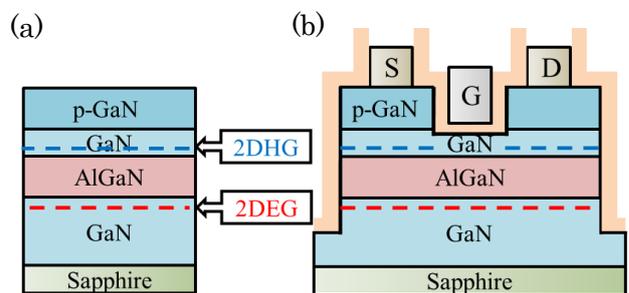


Fig.1 Structures of (a) epitaxial substrates and (b) P-ch MOS-HFET.

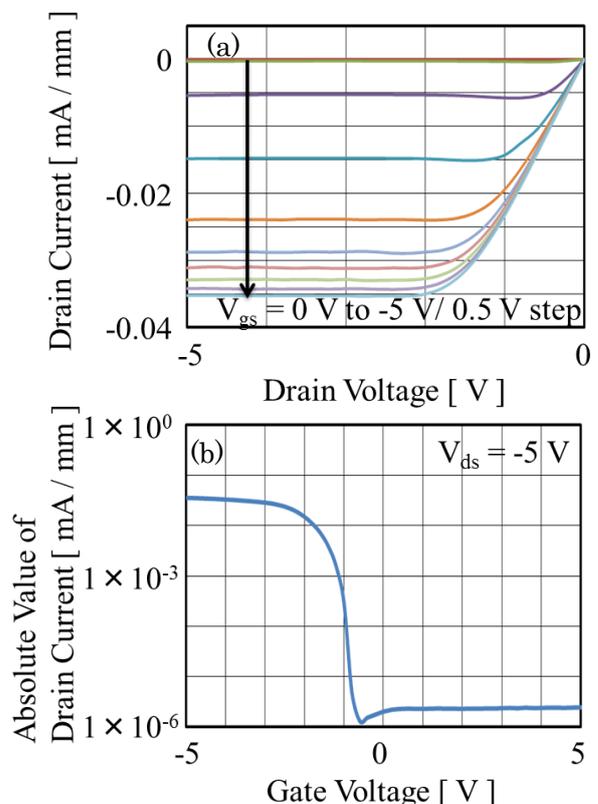


Fig.2  $I$ - $V$  characteristics of P-ch MOS-HFETs, (a)  $I_{ds} - V_{ds}$  and (b) the absolute of  $I_{ds} - V_{gs}$  at  $V_{ds} = -5 \text{ V}$ .