

GaN HEMT Drain-lag の GaN channel 層依存性

GaN HEMT Drain-Lag Performance Dependence on GaN Channel Quality

○鎌田 陽一、岡本 直哉、佐藤 優、山田 敦史、小谷 淳二、石黒 哲郎、多木 俊裕、尾崎 史朗、
新井田 佳孝、牧山 剛三、渡部 慶二、常信 和清
(株式会社富士通研究所)

○Yoichi Kamada, Naoya Okamoto, Masaru Sato, Atsushi Yamada, Junji Kotani,
Tetsuro Ishiguro, Toshihiro Ohki, Shirou Ozaki, Yoshitaka Niida,
Kozo Makiyama, Keiji Watanabe and Kazukiyo Joshin
(Fujitsu Laboratories Ltd.)

E-mail: kamada.yoichi@jp.fujitsu.com

はじめに: GaN HEMT は高電圧・高速動作可能なデバイスである。今後の更なる特性向上のため、高電圧動作中における電子トラップの Drain-lag への影響を解明する必要がある。本研究では、GaN channel 層の膜質が Drain-lag に与える影響について調べた。

実験: 本研究では、異なる 2 種類の GaN channel 層を使用した GaN HEMT (Epi-A 及び Epi-B) を MOCVD 法により成長した。X 線回折 (XRD) により測定した tilt 半値幅から算出した Epi-A 及び Epi-B の GaN channel 層のスクリー転位密度は、それぞれ $0.88 \times 10^8 \text{ cm}^{-2}$ 、 $1.19 \times 10^8 \text{ cm}^{-2}$ であった。上記結晶上にデバイスを作製し、パルス印加 ($V_g = -3 \text{ V}$, $V_d = 100 \text{ V}$, $T_{\text{pulse}} = 100 \mu\text{sec}$) 後のドレイン電流 (I_d) 値から、Drain-lag 回復時間として $\delta(I_d)/\delta(\text{time})$ の最大値を求めた。更に、電極間距離の異なるパターンアイソレーションリーク測定値から GaN channel 層の縦方向リークを導出した。

結果: 室温での Drain-lag 回復時間は、Epi-A では $64 \mu\text{sec}$ であるのに対し、Epi-B では $14 \mu\text{sec}$ 程度と、パルス印加後にトラップに捕獲される電子がより早く放出されることが推測される結果となった。また、各デバイスの Drain-lag 温度特性から、高温ほど電子放出が促進される結果が得られた (図 1)。次に、上記縦方向リーク電流値からホッピング距離を導出すると Epi-A、Epi-B で 3.0 nm 、 6.5 nm となり、スクリー転位密度の増加に伴い、ホッピング距離も長くなることが分かった。本研究では、スクリー転位に沿った伝導パスを介してトラップされた電子が放出するメカニズム (図 2) を考察したので報告する。

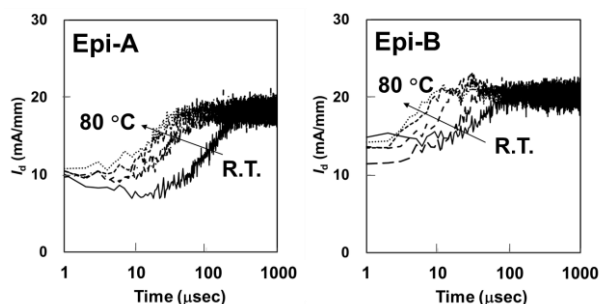


図 1 Drain-lag の温度特性

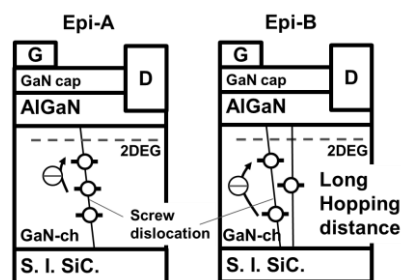


図 2 トラップからの電子放出モデル