

領域分割半導体デバイスシミュレーションの収束ループの検討

On the iteration loops of semiconductor device simulation with domain decomposition

○福田浩一¹、服部淳一¹、越本浩央¹、池上努¹ (産総研)

○Koichi Fukuda¹, Junichi Hattori¹, Hiroo Koshimoto¹, and Tsutomu Ikegami¹ (AIST)

半導体デバイスシミュレーションは通常、比較的小規模なメッシュ数で使われているが、相互作用解析を行うために 10 万節点を越えるような問題が重要となってきた。非線形問題を疎行列の線形解法とニュートン・ラプソン法による非線形反復を用いて解くデバイスシミュレーションでは、計算の大半を占める線形解法の計算量が節点数の 2 乗に比例する。領域を分割して解くことができれば、並列計算によって大規模な問題を現実的な計算時間で解ける可能性がある。

基本方程式はドリフト拡散モデルに Shockley-Read-Hall 型の発生再結合項を加えたものとした。本検討で用いたアルゴリズムを図 1 に示す。各領域の変数を線形解で更新し、次に境界部分の変数値を交換、これを収束するまで反復する。節点数 N で領域を分割しない場合、ニュートン反復数 n での計算量は $n \cdot N^2$ に比例する。分割数を m とすると、領域一つの反復一回当りの計算量は $(N/m)^2$ 、全領域ではその m 個分で N^2/m である。図 1 の方法は通常のニュートン反復と領域間の整合を取る反復を兼ねており、その反復数 n' は一般的に n より大と予想される。結局、総計算量は $(n'/m) \cdot N^2$ となるため、分割数 m とニュートン反復数 n' の関係を把握することが重要である。

検討には図 2 のように $n+p$ 接合に浮遊 $n+$ 層を並べた構造を用い、基板濃度は $1 \times 10^{15}/\text{cm}^3$ とした。浮遊層は接合耐圧を保つための周辺構造として、パワーデバイス等でよく使われる構造である。領域を分割した際に、浮遊 $n+$ 層の電位を見ることで、正しい収束の確認ができる。この構造を図の破線のように縦に分断し、水平に並んだ m 個の領域に分け、 $n+$ 電極の電圧を 1V に設定した際、浮遊 $n+$ 層の電位が変動する計算で評価を行った。分割数 m を横軸に、反復回数 n' を $m=1$ の時の n で割った反復数比を縦軸にプロットしたものを図 3 に示す。分割数 $m=3$ までは反復回数は m 倍以下になっている。これは各領域を並列計算することによって高速化が望めることを示している。 $m=4$ 以上については 10 倍以上かけても収束に至らなかった。その原因は本手法が、遠方の領域間の結びつきに対して弱いためと考えられる。

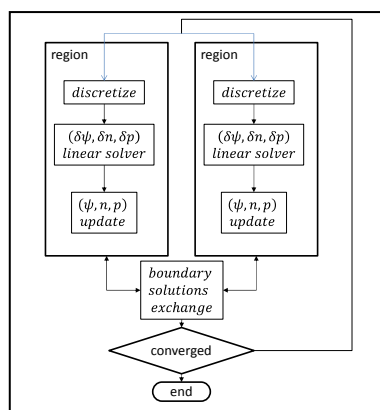


Fig.1 Algorithms used in this study.

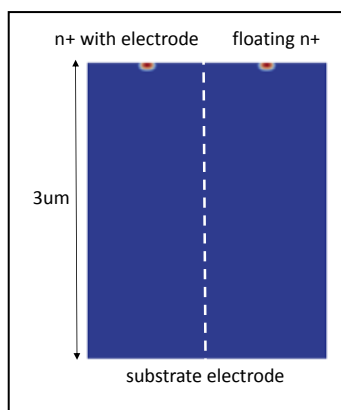


Fig.2 Device Structure. ($m=2$)

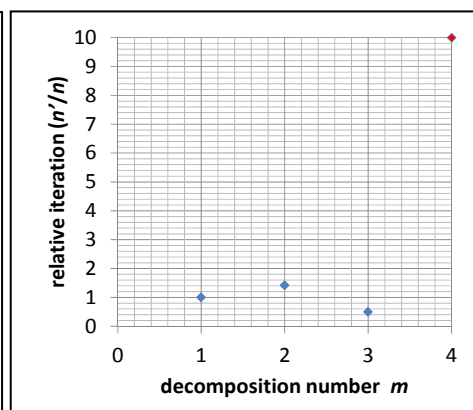


Fig.3 Relative convergency.