SiC MOS キャパシタの TZDB 測定時動画撮影による絨毯爆撃状破壊痕形成メカニズムの解明

An *in-situ* video recording investigation on the formation mechanism of carpet-bombing-like concaves formed during Time-Zero Dielectric Breakdown

°佐藤 創志 [1]、廣井佑紀 [2]，山部 紀久夫 [2]，北畠 真 [3]，遠藤 哲郎 [1,4,5]，丹羽 正昭 [1]
(1. 東北大学 国際集積ｴﾚｸﾄﾛﾆｸｽ研究開発ｾﾝﾀｰ、2. 筑波大学大学院 数理物質系、
3. 次世代ﾊﾟﾜｰｴﾚｸﾄﾛﾆｸｽ研究開発機構 新材料ﾊﾟﾜｰ半導体研究開発ｾﾝﾀｰ、
4 東北大学省ｴﾈﾙｷﾞｰ･ｽﾋﾟﾝﾄﾛﾆｸｽ集積化ｼｽﾃﾑｾﾝﾀｰ、5. 東北大学大学院 工学研究科)
°Soshi Sato[1], Yuki Hiroi[2],
Kikuo Yamabe[2], Makoto Kitabatake[3], Tetsuo Endoh[1,4,5], and Masaaki Niwa[1]
(1.CIES, Tohoku Univ. , 2.Graduate School of Pure and Applied Sciences, Univ. of Tsukuba,
3.FUPET, 4.CSIS, Tohoku Univ., 5.Graduate School of Engineering, Tohoku Univ.)
E-mail: sato.soshi@cies.tohoku.ac.jp

【はじめに】Al 電極と熱酸化膜を用いた SiC MOS キャパシタの絶縁破壊後に見出された絨毯爆撃状の絶縁破壊痕について、その形成メカニズムについて議論してきた。その結果、①１つの破壊痕の形成とセルフヒーリングが交互に連続的に起こることにより絨毯爆撃状破壊痕が形成される②破壊痕形成時に発生する熱が伝播することで、隣接した場所への破壊痕の形成が起こる、というモデルを提案した [1]。絶縁破壊測定中に MOS キャパシタの動画撮影を行い、モデルを検証した。

【研究目的】提案した絨毯爆撃状破壊痕形成モデルを、測定中動画撮影により検証する。

【実験方法】4H-SiC 基板上に 40 nm のゲート熱酸化膜を成膜した後、直径 150 μm 厚さ 300 nm の Al ゲート電極を形成し、MOS キャパシタを作製した。Agilent B1505A を用いた TZDB 測定評価中に白色光を照射し、実体顕微鏡に接続したビデオカメラにより *in-situ* 動画撮影を行った。測定時の B1505A の Source Measurement Unit(SMU)内蔵の抵抗(1 MΩ)の有無の影響について比較した。

【実験結果】SMU の内蔵抵抗(1 MΩ)を用いずに測定した場合、絨毯爆撃状破壊痕はビデオカメラの最小フレーム間隔(33.3 m sec)内で同時に形成される様子が観察された(図１)。また、破壊痕は隣接して形成された。一方、SMU の内蔵抵抗(1 MΩ)を測定系に挿入した場合は、破壊痕は 4 群に分かれた。最初の破壊痕群が形成されてから 167 m sec 後に第 2 群が形成、433 m sec 後に第 3 群が形成、599 m sec 後に第 4 群が形成された(図 2)。MOS キャパシタの電気容量および直列抵抗を C_{CAP} および R_{CAP}、SMU の内蔵抵抗を R_{SMU} とすると、RC 直列回路を見立てたときの時定数は、SMU 内蔵抵抗無しでは$\tau=R_{CAP}C_{CAP}$、SMU 内蔵抵抗有りでは$\tau=(R_{CAP}+R_{SMU})C_{CAP}$ となる。SMU 内蔵抵抗の挿入により回路時定数が大きくなり、絶縁破壊時に放出される単位時間当たりのエネルギーが減少した結果、ジュール熱による温度上昇が抑制され破壊痕が分散して形成されたと考えられる。

【謝辞】本研究は、JSPS 科研費 基盤研究(B) 25289072 および JSPS 科研費 若手(B) 26870043 の助成を受けて実施された。本研究は、東北大学国際集積ｴﾚｸﾄﾛﾆｸｽ研究開発ｾﾝﾀｰで行われた。

【参考文献】1. S. Sato, *et. al*, Jpn. J. Appl. Phys., 53 (2014) 08LA01.

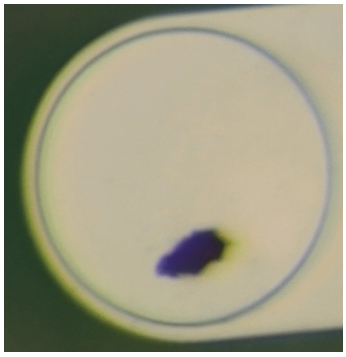

図1. SUM内蔵抵抗を挿入しない場合の絨毯爆撃状破壊痕

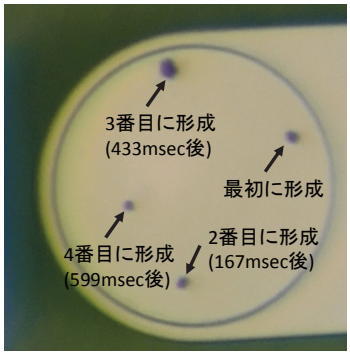

図2. SUM内蔵抵抗を挿入した場合の絨毯爆撃状破壊痕

© 2015年 応用物理学会