

Si / SiO₂ / GaN 系 LED 基板上への微小 LED の作製Fabrication of micro-light emitting diodes on Si / SiO₂ / GaN based LED wafer豊技大工¹, EIIRIS² ○土山 和晃¹, 宇都宮 脩¹, 山根 啓補¹, 関口 寛人¹, 岡田 浩^{1,2}, 若原 昭浩¹Toyohashi Univ. Tech.¹, Electronics-Inspired Interdisciplinary Research Institute (EIIRIS)²,°K. Tsuchiyama¹, S. Utsunomiya¹, K. Yamane¹, H. Sekiguchi¹, H. Okada^{1,2}, A. Wakahara¹

E-mail: tsuchiya@int.ee.tut.ac.jp, wakahara@ee.tut.ac.jp

微小受発光素子と集積回路とをモノリシック集積した光電子融合デバイス[1]は、生命科学分野における新規計測手法の提案や着衣型超小型ディスプレイ等への応用が期待出来る。これまでに、結晶成長により作製した Si/LED 構造/Si 基板を基本構造として、最上層の Si 層に集積回路を作製し、LED を駆動することに成功した[2]。しかし、Si 集積回路から LED 層へのリーク電流の抑制および Si 成長層の不純物濃度制御が大きな課題となった。これらの課題を本質的に解決するためには、ウェハ接合技術を用いて絶縁層を挿入した Si / SiO₂ / LED 構造を一例として基本構造にすることが有効と考えられる。本構造では Si 層と LED 層との電気的絶縁が保証され、かつ Si 層を貼り合わせるため、Si 層の不純物濃度をあらかじめ選択できる。そこで本研究では、光電子融合デバイス作製の前段階として Si / SiO₂ / LED 構造をもつ基板を作製し、この基板上への微小 LED の作製を検証する。

目的の構造を作製するため、SOI(silicon on insulator)基板および、減圧化学気相堆積法(LPCVD)にて SiO₂ 絶縁層を堆積した GaN 系 LED 基板を用意した。両試料をウェハ接合装置に導入し、SiO₂ 絶縁層上に Si 密着層をスパッタ法により 5 nm 堆積した(図 1(a))。続いて両基板の表面を Ar プラズマにより活性化した後、6000 N/cm²の接合荷重を加え、室温にて接合した(図 1(b))。接合後、SOI 基板側の Si 支持層を機械研磨/ドライエッチングにより除去した。最後に埋め込み酸化膜(BOX)層を BHF にてウェットエッチングすることにより、Si/SiO₂/LED 構造を作製した(図 1(c))。LED の作製にあたり、LED の形成領域のみ Si 層をドライエッチングにより除去した。続いて、ICP-RIE による素子分離を行い、n 電極及び p 電極を形成して、φ 30 μm の 128×128 画素微小 LED アレイを作製した(図 1(d))。

Si / SiO₂ / GaN 系 LED 基板の上部の断面 SEM 像を図 1(c)に示す。Si 層が SiO₂ 層を介して均一に GaN 層と接合されている。本構造を用いて作製した微小 LED の発光像を図 1(d)に示す。この微小 LED の電流-電圧特性、電流-光出力特性および歩留まりは Si 層の貼り合わせを行っていない通常の LED 基板上で作製した場合と比べて同等の結果を示した。このことから、基板の接合工程において、転位やクラックなどの電気的・光学的特性に大きな影響を与える欠陥の生成は無かったと判断できる。以上の結果から、基板接合技術を用いて作製した Si / SiO₂ / LED 構造は光電子融合デバイスの新たな基本構造として期待できる。

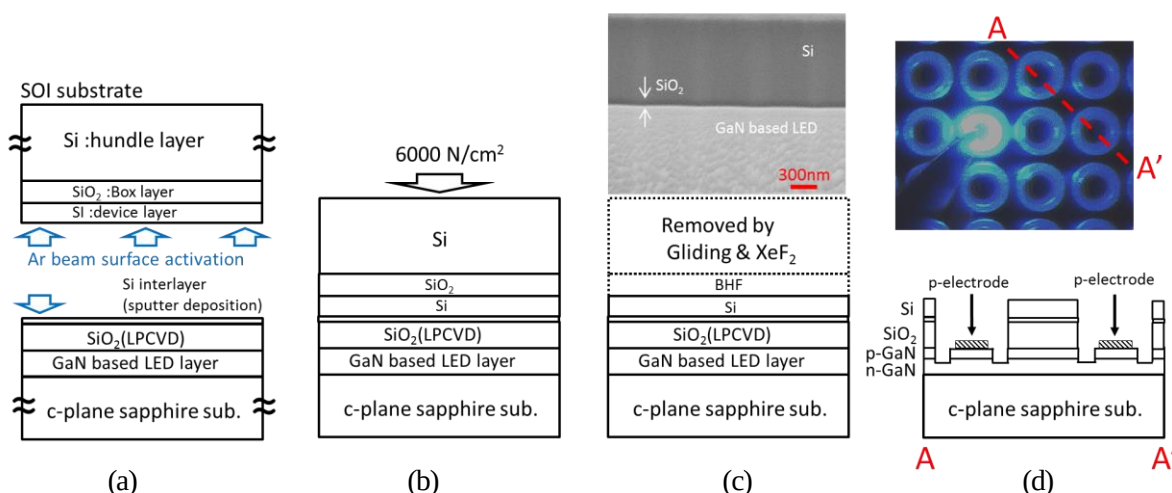
[1] H. Yonezu, et al., J. Cryst. Growth, **310** (2008) 4757. [2] K. Yamane, et al., Appl. Phys. Express, **3** (2010) 074201

図 1 (a) 表面活性化ウェハ接合時の基板構造概略、(b) ウェハ接合時の接合荷重印加の概略、(c) 機械研磨及びドライエッチングによる Si 支持層の除去と BHF による BOX 層除去の概略及び Si/SiO₂/LED 基板の断面 SEM 写真、(d) 作製した Si/SiO₂/LED 基板上の φ 30 μm LED の発光像とその断面図