

斜方蒸着を用いた電荷発生型有機電界効果トランジスタのオンオフ比改善 Improvement of On/Off Ratio in Organic Field-effect Transistor Having Carrier Generation Layer by Using Oblique Deposition

新潟大¹, 長岡高専² ◯田村英継¹, 皆川正寛², 馬場暁¹, 新保一成¹, 加藤景三¹, 金子双男¹

Niigata Univ.¹, NIT, Nagaoka College²

◯H. Tamura¹, M. Minagawa², A. Baba¹, K. Shinbo¹, K. Kato¹, F. Kaneko¹

E-mail: kshinbo@eng.niigata-u.ac.jp

1. はじめに

我々はいままで有機活性層材料の上に酸化性無機材料を積層させた電荷発生型有機電界効果トランジスタ (OFET) においてドレイン電流が増大することを報告している^[1]。しかし、電荷発生型 OFET では、酸化性無機材料を積層させることによりオンオフ比が小さくなってしまいう問題がある。

そこで、本研究では、酸化性無機材料層を斜方蒸着法で成膜することで、電荷発生型 OFET のオンオフ比を改善することを目的とした。

2. 実験方法

本研究で作製した素子構造を図 1 に示す。また、斜方蒸着法の概略図を図 2 に示す。本研究では酸化性無機材料として MoO_3 を使用し、 $n\text{-Si} / \text{SiO}_2$ (100nm) / Pentacene (70nm) / Au (30nm) / MoO_3 (10nm) の構造を持つ OFET を作製した。ここで、 MoO_3 層の成膜時に基板を水平 (0 度) にした素子 1 および基板を鉛直方向に 80 度立てた素子 2 を作製し、 $V_{\text{DS}}-I_{\text{D}}$ 特性を比較した。

3. 実験結果・考察

素子 2 の $V_{\text{DS}}-I_{\text{D}}$ 特性を図 3 に示す。素子 2 のオン電流値 ($V_{\text{G}}=-50\text{V}$, $V_{\text{DS}}=-50\text{V}$) は -2.9mA ($V_{\text{TH}}=-2.9\text{V}$) となり、素子 1 の -3.5mA ($V_{\text{TH}}=-3.2\text{V}$) より小さくなった。これは斜方蒸着により素子 2 の MoO_3 層が非連続となったことで、Pentacene/ MoO_3 界面に形成される電荷移動錯体の量が素子 1 より減ったためと考えられる。一方、素子 2 のオフ電流値 ($V_{\text{G}}=0\text{V}$, $V_{\text{DS}}=-50\text{V}$) は -143nA となり、素子 1 の -1810nA より小さくなった。これは電荷移動錯体が非連続となったため、電流が流れにくくなったと考えられる。 MoO_3 層の成膜時における基板の角度依存性については当日報告する。

[1] M. Minagawa, Y. Satoh, A. Takahashi, A. Baba, K. Shinbo, K. Kato, and F. Kaneko, Jpn. J. Appl. Phys. vol.51, p.101601, 2012.

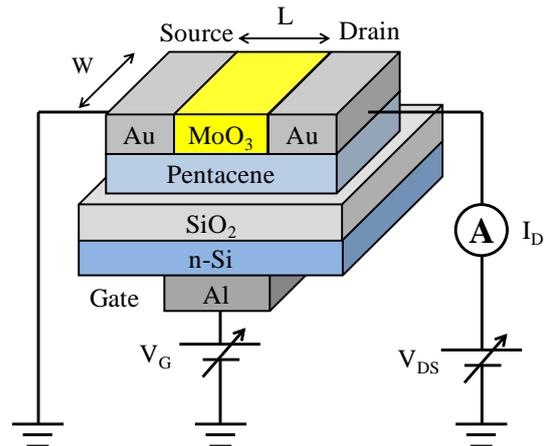


図 1. 作製した素子構造

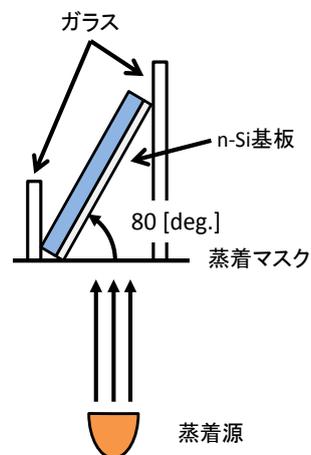


図 2. 斜方蒸着法の概略図

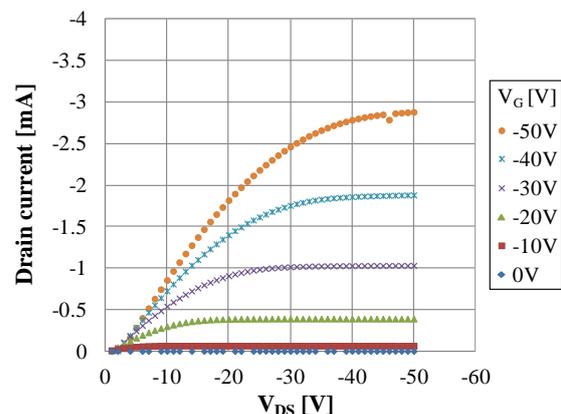


図 3. 素子 2 (80 度) の $V_{\text{DS}}-I_{\text{D}}$ 特性