## コンダクタンス法による2層グラフェンのギャップ内準位解析

Gap state analysis in bilayer graphene through conductance measurement

## 東大マテリアル<sup>1</sup>, JST-さきがけ<sup>2</sup> 〇金山薫<sup>1</sup>, 長汐晃輔<sup>1,2</sup> The University of Tokyo<sup>1</sup>, PRESTO-JST<sup>2</sup> OK. Kanayama<sup>1</sup>, K. Nagashio<sup>1,2</sup> E-mail: kanayama@adam.t.u-tokyo.ac.jp

【緒言】 2層グラフェンでは、外部電界印加により最大で 0.4 eV 程度のエネルギーギャップ(E<sub>G</sub>)が理論計算 により予測されるが、実験的には電流の on/off 比は室温で 2 桁程度しか得られていない.抵抗率の温度依存 性から、ギャップ内準位が存在し、その準位をキャリアが広範囲ホッピング伝導するためだと考えられてい るものの、ギャップ内準位の起源及び定量的な評価はこれまで行われていない.本研究では、Si/SiO<sub>2</sub>系で確 立されているコンダクタンス法を適用し、ギャップ内準位の時定数及び状態密度を評価することで、その物 理的起源を解明することを目的とする.

【結果及び考察】作製したデバイスの容量を 20K, 1MHz で測定した結果を図 1 に示す. 電圧を印加すると E<sub>G</sub>が大きくなり, 2 層グラフェンの量子容量低下に伴ってデバイスの容量が低下する様子が見て取れる. こ こでコンダクタンス法では,図 2 に仮定する等価回路に基づき,ギャップ内準位とのキャリアのやり取りを 電流成分 G<sub>p</sub>として抽出し評価を行う方法であり,G<sub>p</sub>には量子容量 C<sub>Q</sub>が寄与しないため,精度の良い評価 が可能となる(式①).ただし,G<sub>p</sub>にはリーク電流も寄与してくるため,リーク電流が無視できるほど小さ くなければならない.我々は高圧酸素アニールによってトップゲート絶縁膜のリーク電流を劇的に低減する ことに成功している<sup>[1]</sup>.また,コンタクト領域に対してオゾンによるレジスト残渣除去により,コンタクト 抵抗等に起因するシリーズ抵抗 Rs も低減し,正確な評価を可能にしている.角周波数ω及びギャップ内準 位の状態密度 D<sub>it</sub>と時定数τ<sub>it</sub>に対し,以下のような式が成り立つ.

 $G_p/\omega = eD_{it}\ln(1 + (\omega\tau_{it})^2)/(2\omega\tau_{it}).....(1)$ 

したがって、 $G_p/\omega$ が最大値 $(G_p/\omega)_{max}$ をとる時の角周波数を $\omega_0$ とすると、以下のような関係が成り立つ.

 $\tau_{it} = 1.98/\omega_0, D_{it} = (G_p/\omega)_{max}/(0.402e).....2$ 

本計測において、バンド構造一定のままフェルミエネルギー*E*<sub>F</sub>を変化させるために、displacement,*D*が一定 となるよう*V*<sub>TG</sub>と*V*<sub>BG</sub>を図1内の白い点線に沿って同時に変化させた. *E*<sub>G</sub>=0.2 eVの時に測定インピーダン スからコンダクタンスを抽出した結果を図3に示す.ギャップ内の全ての*E*<sub>F</sub>に対してピークが見受けられ た.ギャップ内準位の状態密度 D<sub>it</sub>を上述の関係式に則って抽出した結果を図4に示す.比較として Si (100)<sup>[2]</sup> 及び、2層グラフェンと同様の層状物質である MoS<sup>2<sup>[3]</sup>の代表的な場合も表記したが、Si と比較して、かなり 改善の余地のあることがわかる.通常 Si-MOSCAPでは、n-, p-基板の両方を用いてギャップ全域のD<sub>it</sub>を計 測する.一方、2層グラフェンでは、全ギャップ領域でD<sub>it</sub>が計測され、*D*=±3の両方でD<sub>it</sub>の値がほぼ同様 であったことから、p-n 接合において非常にリーク電流が高いと言える.このことから、電流の on/off 比が 取れない原因は、ギャップ内準位に起因していると考えられる.また、ギャップ内準位の時定数は、およそ 3 µs であった.ギャップ内準位の主な起源としては、トップゲート絶縁膜によるボーダートラップ(時定数 は数µs~数 s<sup>[4]</sup>)と AB 積層の乱れ(更に速い応答と考えられる)の2つが考えられるため、時定数の観点で は、外的起源であるボーダートラップの方がギャップ内準位の起源として妥当であると考えられる.</sup>

**謝辞:** キッシュグラファイトはコバレントマテリアル(株)から頂きました.また、本研究の一部は科研費により助成を 受けて行われました.ここに深く感謝致します.

参考文献: [1] K. Kanayama, et al., APL, 104, (2014) 083519. [2] M. H. White, et al., IEEE Trans. On Elec. Dev, 19, (1972) 1280. [3] W. Zhu, et al., nature communications, 5 (2014) 30871. [4] D. M. Fleetwood, et al., IEEE Nucl. Sci., 39, (1992) 269.



図120K,1MHzにおける2層グラフェンデバイスの容量測定結果. 斜めの白い点線は、バンド構造一定の条件下でのデータを表す.



図 2 コンダクタンス法で は、測定系の等価回路 (上)を(下)のように変 換して G<sub>p</sub>を抽出する.



**図 3** 20K, *D*=3 V/nm におけ る, コンダクタンスと周波数 の関係. *E*<sub>F</sub> の位置に依らず ピークが見られる.



図4Si (100), MoS<sub>2</sub>, 2 層グラ フェンの D<sub>it</sub>. 横軸は各々の エネルギーギャップの大き さで規格化されている.