

InAlN/GaN HEMTs における傾斜型フィールドプレートによる ドレイン空乏領域長への影響

Impact on Drain Depletion Region in InAlN/GaN HEMTs with Slant Field Plates

東北大通研, °安川奈那, 畠山信也, 吉田智洋, 尾辻泰一, 末光哲也

RIEC Tohoku Univ., °N. Yasukawa, S. Hatakeyama, T. Yoshida, T. Otsuji, T. Suemitsu

E-mail: yasukawa@riec.tohoku.ac.jp

研究の背景 GaN 系高電子移動度トランジスタ (HEMT) は飽和電子速度やキャリア密度、絶縁破壊電界が高いことから、パワートランジスタとしての応用が期待されており、高周波・高出力動作向上のための研究が盛んに行なわれている。しかし、従来の HEMT 構造においては、ドレイン側のゲート電極端に電界が集中し、耐圧の低下や電流コラプスなど様々な問題を引き起こす[1]。この電界集中を緩和するために、一般にフィールドプレートが有効な手段として用いられており、特に傾斜型フィールドプレートが最も有効であると実証されている[2]。今回、フィールドプレートによる電界集中緩和に伴うドレイン空乏領域長への効果について、遅延時間解析結果から議論を行う。

実験・結果 作製した HEMT の断面構造を Fig. 1 に示す。今回、3 段階と 10 段階のフィールドプレートを用意した。ゲート長はどちらも 180 nm で、電流利得周波数はそれぞれ 37 GHz、39 GHz である。10step のフィールドプレートを有する HEMT において、ドレイン電圧 V_d を変えたときの総遅延時間 τ_{total} を Fig. 2 に示す。なお横軸は真性ゲート部分にかかる電圧 ($V_{d,eff}$) とし、ソース抵抗 R_s とドレイン抵抗 R_d にかかる電圧をドレイン電圧 V_d から引く、即ち $V_{d,eff} = V_d - I_d(R_s + R_d)$ により求めた。Fig. 2 に示すように $V_{d,eff} = 3.8$ V において τ_{total} は最小値をとり、 $V_{d,eff}$ が高くなるにつれ、電子がドレイン側に伸びた空乏領域を通り抜ける時間 (ドレイン遅延時間 τ_d) が生じるため、 τ_{total} は単調に増加する。Fig. 2 に示すように外挿すると、y 切片は真性部分にかかる電圧が 0 V となるとき τ_{total} とみなすことができ、 τ_d は生じていないため真性部分における遅延時間 (τ_i) とすることができる。このように遅延時間を定義するとき、実際の τ_{total} と τ_i との差を τ_d と定義する[3]。このようにして求めた、3step と 10step それぞれの真性部分にかかるドレイン電圧に対する τ_d の変化を Fig. 3 に示す。10step のフィールドプレートを有する場合、3step と比較し τ_d は大きい値となった。これは、10step の方が真性部分にかかる電圧を上げたときに空乏領域が伸びやすいことを示しており、傾斜型フィールドプレートによる電界分布均一化の効果を示唆する結果と考えられる。

謝辞 GaN 系プロセスにおいて支援いただいた東北大金研・松岡隆志教授に感謝する。本研究は文科省科研費基盤研究(C)及び東北大通研独創的研究支援プログラムの支援を受けた。また、本研究の一部は東北大通研附属ナノ・スピン実験施設にて行われた。

参考文献

- [1] R. J. Trew and U. K. Mishra: IEEE Electron Device Lett. **12** (1991) 524.
- [2] K. Kobayashi, S. Hatakeyama, T. Yoshida, Y. Yabe, D. Piedra, T. Palacios, T. Otsuji, T. Suemitsu: APEX **7** (2014) 096501.
- [3] N. Moll, M. Hueschen and A. Fischer-Colbrie: IEEE Transactions on Electron Devices. **35** (1988) 879.

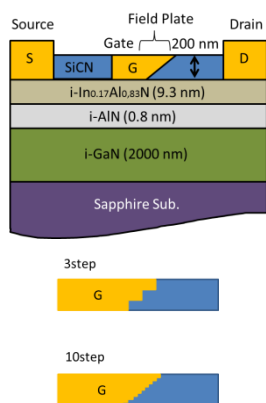


Fig. 1: Device Structure.

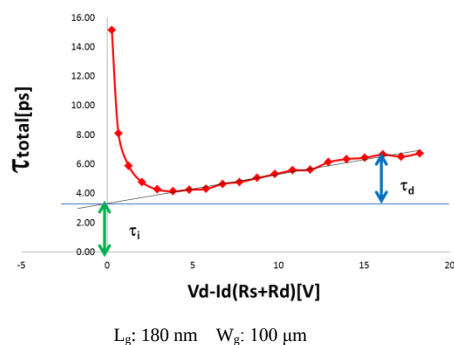


Fig. 2: Total delay time as a function of voltage across the channel and drain depletion region.

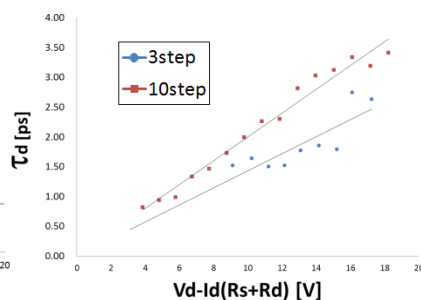


Fig. 3: Drain delay time as a function of voltage across the channel and drain depletion region.