サファイア基板上 GaN PSJ (分極超接合) トランジスタの連続通電特性

Continuous Current Characteristics of GaN

Polarization Super Junction (PSJ) Transistors on Sapphire substrate

パウデック ◯松本壮太, 平田祥子, 中村文彦, 齋藤武尊, 一丸敬一, 八木修一, 河合弘治

POWDEC K. K. ◯Sota Matsumoto, Shoko Hirata, Fumihiko Nakamura,

Takeru Saito, Keiichi Ichimaru, Shuichi Yagi, Hiroji Kawai

E-mail: matsumoto@powdec.co.jp

背景: 前回、サファイア基板上に試作した GaN PSJ-FET (Polarization super-junction FET)を用いて 600 V のスイッチング特性を評価し、ダイナミック電流コラプスがない事を報告した[1]。しかしながら、その放熱特性については報告されていなかった。一般的に、サファイア基板の GaN-FET は、サファイアの熱伝導率 ($42 \text{ W/m} \cdot \text{K}$)が低いのでパワー素子としては不向きとされている。しかし、GaN チャネルを直接ヒートシンクに接触させ、GaN 表面から直接放熱させる方式が可能となれば、サファイア基板上素子でもパワー素子として可能性がある。このことを検証するために、サファイア基板上に I_{dmax} 50 A 級の GaN PSJ トランジスタを作製し、表面実装方式により、連続通電を行った。

実験: 層構造は、サファイア基板側から順に、低温 GaN 層/Undoped GaN 層/Undoped AlGaIn/Undoped GaN/Mg doped p-GaN である。ドライエッチングにより素子構造を形成した。p-GaN 上のゲートオーミック電極として Ni/Au、ソース・ドレイン電極のオーミック電極として Ti/Al/Ni/Au を蒸着し、RTA により熱処理を行った。素子のゲート幅は 286 nm である。素子は GaN 面を基板に直接表面実装した。

結果: 評価に用いた素子のパルス I_d - V_d 特性を図 1 に示す。 I_{dmax} は 50 A、オン抵抗は $83 \text{ m}\Omega$ 、しきい値は -6 V だった。図 2 に連続通電時間に対する電流値を示す。ヒートシンクは付けずにチップを室温下で空冷した状態で、初期ドレイン電流を 8 A として連続通電を行った。自己発熱によりドレイン電流が減少し、通電後 1 分程度で電流が定常状態になり、約 20 % の電流減少で安定した。表面実装したことで放熱性が向上し、サファイア基板の素子でも連続電流動作が可能である事が確認できた。PSJ トランジスタの実装方式として表面実装方式を採用すれば、サファイア基板の GaN PSJ トランジスタは、スイッチング振幅 600 V 以上、電流 10 A を越えるアプリケーション領域に於いて適用可能であることが示された。

謝辞: 本研究は NEDO 平成 25 年度イノベーション実用化ベンチャー支援事業を受けたものである。

[1] 八木 他、第 75 回応用物理学会秋季学術講演会講 19p-PB2-14, 2014

Fig. 1. I_d - V_d characteristics.

Fig.2. Continuous current characteristics.