

## ナノ粒子単電子トランジスタにおける ゲート容量のナノギャップ電極形状依存性

### Gate Capacitance Dependence on Nanogap Electrode Structure in Nanoparticle Single-Electron Transistors

東京工業大学フロンティア材料研究所<sup>1</sup>、京都大学化学研究所<sup>2</sup>

○東 康男<sup>1</sup>、大沼 悠人<sup>1</sup>、坂本 雅典<sup>2</sup>、寺西 利治<sup>2</sup>、真島 豊<sup>1</sup>

Tokyo Tech.<sup>1</sup>, Kyoto Univ.<sup>2</sup>

○Yasuo Azuma<sup>1</sup>, Yuto Onuma<sup>1</sup>, Masanori Sakamoto<sup>2</sup>, Toshiharu Teranishi<sup>2</sup>, Yutaka Majima<sup>1</sup>

E-mail: azuma@msl.titech.ac.jp

**【はじめに】** これまでに我々は電子線描画にて作製した初期電極に対して無電解金メッキを施すことでナノギャップ電極を作製し、化学的に合成した金ナノ粒子と組み合わせることで単電子トランジスタ (SET) を作製してきた[1]。SET においては単電子島の吸着状態がクーロンダイヤモンド特性などの電気特性に大きく影響を与えることが知られており[2]、特に SET の on/off の制御に関わるゲート容量はナノギャップ電極の線幅、さらに電極先端部の曲率半径などの形状に大きく依存する[3]。本報告ではこれまでに作製してきたナノギャップ電極の形状が異なるナノ粒子 SET の測定結果を基に、電極形状の違いがゲート容量に与える影響についての検討を行う。

**【実験】** 電子線描画によって作製した異なるギャップ長及び電極線幅を有する初期電極を作製し、これに自己触媒型無電解金メッキ法を用いることで、2つのサイドゲート電極を有するナノギャップ電極を作製する。このナノギャップ電極上にアルカンチオールとアルカンジチオールの混合自己組織化膜を形成した後、溶液浸漬法によりナノギャップ電極間に金ナノ粒子 (コア粒径 6.2 nm) を導入した。

**【結果及び考察】** 図 1(a) にギャップ長 20 nm、電極線幅 30 nm の初期電極で作製した SET、図 1(b) にギャップ長 20 nm、電極線幅 30 nm の初期電極で作製した SET の SEM 像を示す。これらの SET の電気特性測定を行ったところ、下側のゲート電極 (Gate2) におけるゲート容量は図 1(a)(b) でほぼ同じであったのに対し、上側のゲート電極 (Gate1) におけるゲート容量は図 1(b) の方が図 1(a) よりも 4 倍程度大きかった。当日はこのゲート容量の差について、電極線幅及び電極曲率半径をパラメータとした有限要素法による解析を用いた議論を行う。

本研究の一部は文部科学省「元素戦略プロジェクト<研究拠点形成型>」、東京工業大学フロンティア材料研究所共同利用研究、京都大学化学研究所共同利用・共同研究(2016-74)の支援により行われた。

[1] K. Maeda, Y. Majima et al., *ACS Nano*, **6**, 2798 (2012).

[2] Y. Azuma, Y. Majima et al., *Nanoscale*, **8**, 4720 (2016).

[3] 大沼、真島他、第 62 回応用物理学会春季学術講演会、14p-A20-6, (2015).

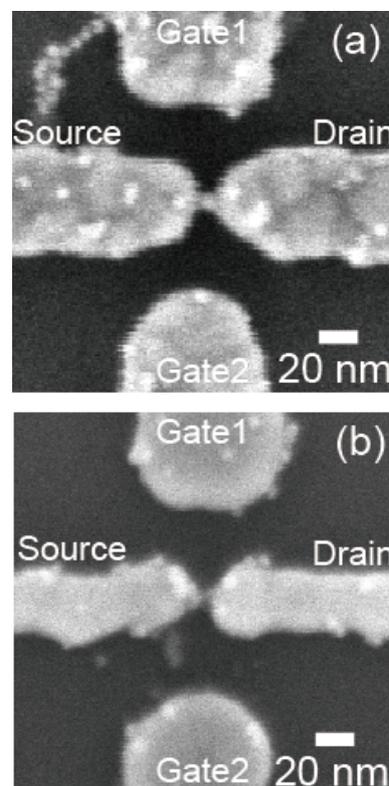


図 1 ナノギャップ電極の構造が異なる 2 つの SET の SEM 像。