

Si 及び Beyond Si トランジスタ動向と SPM 技術

Development of Si and Beyond-Si Transistors and the SPM Characterization

東芝研開センター¹ °臼田 宏治¹

Toshiba Corp.¹, °Koji Usuda¹

E-mail: koji.usuda@toshiba.co.jp

【序】 Si 半導体トランジスタ (Tr) は、1974 年に提唱された「scaling 則」を基本原理として過去 30 年以上もの長きに亘る発展を維持してきた。しかしながら近年、その限界「Si-LSI ロードマップの破綻」が論じられ、微細化に頼らない素子の開発に注目が集まっている。一方、最新素子のゲート長は既に sub-10nm に達し、ナノスケールの構造評価の重要性は増すばかりである。そこで本稿では、近年の Si 系 Tr 開発動向とその開発に資すると期待される SPM 技術について紹介する。

【Si と beyond-Si トランジスタの開発動向】 従来の Si 系 Tr に代わる beyond-Si 素子開発における主な動向として、以下 3 点を挙げたい。(1) Si 半導体とは異なる材料の選択。ゲート絶縁膜が SiO₂ から高誘電率ゲート絶縁膜材料: High- κ へ変更された上、チャネル材料を Si から変更すべく、Ge[1-5]や III-V 材料[6]が精力的に検討されている。(2) 微細化に頼らない Tr 構造の実現。ゲート支配力向上による高性能化或いは低消費電力化への寄与が高い立体チャネル構造 (Fin や Tri-gate 構造) が提案され、実用化が進行中である。(3) 従来 Si 系 Tr とは異なる新機能や動作原理素子の検討。例えば、基板上に論理素子、メモリー、給電素子などを sequential 積層した 3D-CMOS 技術 [7-8]が注目される。仮に近年直接遷移型半導体として注目の GeSn[9,10]を積層できれば、発光機能を備えた多機能素子の実現をも期待できる。他方、電力損失を飛躍的に抑制し車載向けパワー半導体として市場を開拓しつつある SiC や、動作機構が従来 MOS と異なるトンネル FET[11,12]などの検討も急ピッチで進んでおり、多彩な構造と材料に注目が集まっている。

【半導体開発への展開が期待される SPM 技術】 半導体素子開発に適用される SPM 技術の典型例としては、素子の不良解析が挙げられる。チャネル断面の 2 次元キャリア濃度分布情報を数 nm 程度以下の空間分解能と数桁のダイナミックレンジで得るため、素子中の局所的拡がり抵抗を測定する SSRM [13]や、非線形誘電率を測定する SNDM [14]などが検討、適用されて久しい。一方、チャネル寸法が sub-10nm の極微細半導体素子では、チャネル中の個々の不純物の直接評価も重要で、SNDM [15]や KFM[16]による半導体内の個々のドーパント観察が、その手段として注目されている。更に、例えばマルチプローブ SPM 技術[17]では、複数の SPM 探針を独立に駆動することで、ナノワイヤーの局所抵抗測定や実素子の直接電気特性評価などが可能となり、新たな評価方法として発展的役割が期待されている。他方、上述の立体構造素子に対する検討が近年活発化している。例えば TEM と SSRM とを組み合わせて Fin-FET チャネルの 3D キャリア分布評価を実現する試みが提案され[18]、更には、関連技術として、3 次元アトムプローブ(3DAP)[19]による個々の原子・分子のマッピング法にも注目が集まっている。以上のような新しいプローブ技術の提案、発展によって Si 系 Tr 開発における SPM の役割はこの十数年で飛躍的に高まった。現在も様々な SPM 技術が提案されつつあり、中でも、高空間分解能な SPM 技術と他法の特徴を合わせた複合評価法は他法では得難い相補的情報を得られる点で、今後、多方面で発展すると期待される。

参考文献

- [1] Y.Nakakita et al., IEDM Tech. Dig., (2008) 877
- [2] K.Morii et al., IEDM Tech. Dig., (2009) 681
- [3] Y. Kamata et al., APEX 7, (2014) 121302
- [4] H.Wu et al., IEDM Tech. Dig., (2014) 227
- [5] K.Usuda et al., IEDM Tech. Dig., (2014) 422
- [6] Yokoyama et al., VLSI Symp. Tech., (2011) 60
- [7] T.Naito, VLSI Symp. Tech., (2010) 219
- [8] C-C Yang et al., IEDM Tech. Dig. (2014) 410
- [9] S.Zaima, JJAP 52 (2013) 030001

- [10] S.Wirths et al., IEDM Tech. Dig., (2015) 36
- [11] A.M. Ionescu et al., Nature 479 (2011) 329
- [12] Y.Morita et al., IEDM Tech. Dig., (2014) 243
- [13] P.D.Wolf et al., J.Vac.Sci.Tech.B18,(2000) 361
- [14] Y. Cho et al., Appl. Phys. Lett. 81(2002) 4401
- [15] K.Honda, Appl. Phys. Lett. 86 (2005) 013501
- [16] M.Ligowski, Appl.Phys.Lett. 93(2008)142101
- [17] <http://www.npt167.jp/roadmap/004.html>
- [18] J. Mody et al., IEDM Tech. Dig., (2011) 119
- [19] Y.Shimizu, J.of Vac.Soc.of Japan,56(2013)340