

ゲート電流ストレスによる InGaAs トンネル FET の電気特性の変動

Change in electrical characteristics of InGaAs tunnel FETs by gate current stress

東京大学¹, JST CREST²

°尹尚希^{1,2}, 張志宇^{1,2}, 安大煥^{1,2}, 竹中充^{1,2}, 高木信一^{1,2}

The University of Tokyo¹, JST CREST²

°S. H. Yoon^{1,2}, C.-Y. Chang, D. H. Ahn, M. Takenaka^{1,2} and S. Takagi^{1,2} E-mail: kitte1357@mosfet.t.u-tokyo.ac.jp

【はじめに】 バンド間トンネリングを用いる Tunnel-FET(TFET) は、サブスレショルド領域において MOSFET の限界である 60mV/dec より急峻な S.S. の特性が達成できるため、次世代低消費電力トランジスタとして注目を集めている。III-V 化合物半導体である $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ はバンドギャップが狭く、直接遷移型半導体であるため、高いトンネル電流特性を持つ [1]。我々はこの $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 基板に Zn 拡散を用いて急峻な不純物分布を持つソース・トンネル接合を形成することによって、64 mV/dec の S.S 最小値と 10^6 以上の高い On/Off 比をもつ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ TFET の試作に達成している [2]。一方、InGaAs TFET の実用化のためには、その信頼性の評価が重要な課題と考えられる。MOSFET では一般に、ゲート電流注入によって、MOSFET の電気的性質が変動することが知られているが、InGaAs TFET の場合ゲート電流収入による電気特性に与える影響が明らかにされていない。そこで本研究では、正及び負のゲート電流ストレスを InGaAs TFET に加え、 V_{th} や S.S の変動量の評価から、TFET の電気的特性に与える影響を調べた。

【研究内容】 ゲート電流ストレスが TFET の特性に与える影響を調べるため、 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ TFET を用いた。ここで、ゲート絶縁膜として、ALD Al_2O_3 3 nm、ゲート電極には Ta を用いている。電気的ストレスとして、ドレイン側を接地、ソース側は接地していない状態で、ゲートに正のゲート電流 ($100\mu\text{A}/\text{cm}^2$) と負のゲート電流 ($-100\mu\text{A}/\text{cm}^2$) を、60s から 360s まで 60s の間隔で印加する。その結果、正のゲート電流ストレスを加えた結果、Fig. 1 のように InGaAs TFET 電気特性に大きな変化は見られていない反面、負のゲート電流ストレスを加えた場合、Fig. 2 のように InGaAs TFET の電気特性が著しく劣化することが見出された。Fig. 3 と 4 に、閾値シフト量 (ΔV_{th}) と S.S. 値最小値のストレス時間依存性を示す。ここで V_{th} は、 V_g - I_s 曲線の直線部分を外挿して、 V_g 軸

と交点が V_{th} とする。正のゲート電流ストレスでは、ストレスにより殆ど特性が変化しないが、負の電流ストレスでは、 V_{th} は負の方向に大きくシフトし S.S 最小値も大きく劣化することが観測される。また、off 電流も増加することが分かる。

【結論】 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ TFET に正及び負のゲート電流ストレスを加えた結果、負の電流ストレスのみで V_{th} 及び S.S の劣化が観測された。

【謝辞】 InGaAs エピ基板を提供頂いた、住友化学の市川磨氏、山田永氏に感謝する。

【参考文献】 [1] A. C. Seabaugh et al., IEEE Proc. 98, 12, 2010 [2] M. Noguchi et al., IEDM, 683, 2013

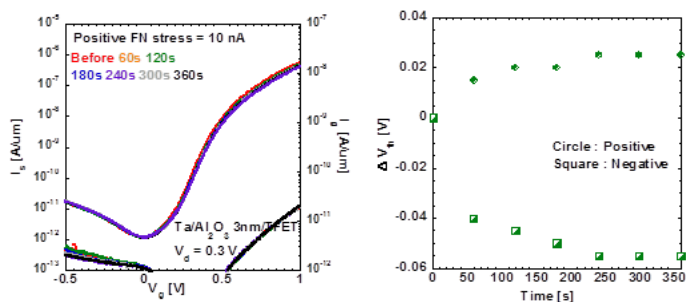


Fig. 1 V_g - I_s of TFET Before and after positive constant current stress

Fig. 3 V_{th} after constant current stress

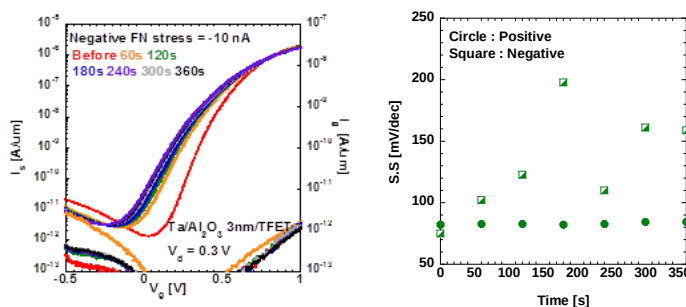


Fig. 2 V_g - I_s of TFET Before and after negative constant current stress

Fig. 4 Change of S.S after FN stress