回路シミュレータによる太陽電池 IV 特性ヒステリシスの検討

IV Curve Hysteresis of PV Cell Analyzed by Circuit Simulator

産総研省エネ　○豊島安健

AIST iECO　Yasutake Toyoshima

E-mail: y.toyoshima@aist.go.jp

ペロブスカイト型の太陽電池セルでは，IV 特性に大きなヒステリシスが現れることが多く，その原因解明と対処法が正しい評価のための大きな課題となっている．最近，このヒステリシス現象は，回路シミュレータを用いて分散定数のみを組み合わせた等価回路の過渡応答特性を求めることにより再現されることが報告された［1］．しかしヒステリシスの現れ方は多種多様であるため，その原因の理解には，回路定数や走引条件，さらには等価回路の構成そのものがどのように影響するのかを確かめる必要がある．

ここではフリーの回路シミュレータ LT Spice［2］を用いた．Fig. 1 は実行画面の一例で，左は文献［1］に準じて構成した等価回路，右は三角波型の電圧走引（-0.1~1.3V，0.1V/1ms）への電流応答で，赤が電圧，青が電流で，横軸一目盛が 6ms である．ダイオードパラメータには「.model PVK D(Is=1E-8 N=1.4 Rs=0.001 Cjo=1p type=silicon) 」を指定した．この 0.1V あたりの電圧走引時間が 1ms（図中黒）の IV 特性を 2ms（赤）および 5ms（青）のものとあわせて Fig.2 に示した．走引速度の低下によりヒステリシスが低減しており，この等価回路はそのような場合に対応するものであると考えられる．

［1］L. Cojocaru et al., Chem. Lett. 2015, 44, 1750–1752 | doi:10.1246/cl.150933

［2］Linear Technology 社 LT Spice IV：http://www.linear-tech.co.jp/

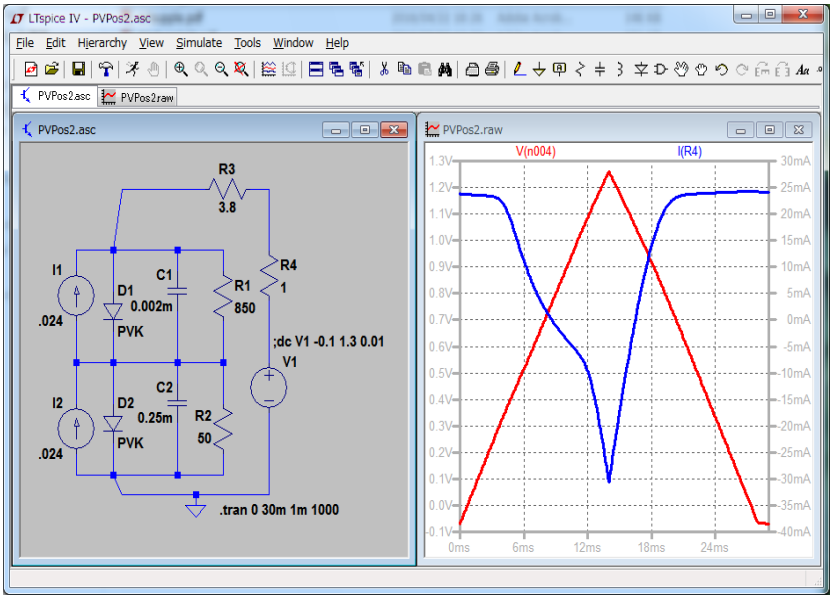

Fig.1 Equivalent circuit model employed here (left) and simulated result of output current (blue curve) with applied scan voltage (red).

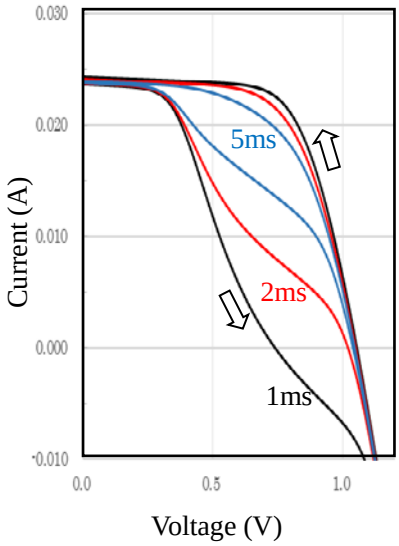

Fig.2 Simulated IV characteristics. (scan speed = 1, 2 & 5ms / 0.1V)

© 2016年 応用物理学会